

PCB 器件

The KiCad Team

Table of Contents

| | |
|-------------------|----|
| Pcbnew 简介 | 2 |
| 初始配置 | 2 |
| Pcbnew 用户界面 | 2 |
| 导航画布 | 2 |
| 快捷键 | 3 |
| 显示和控制 | 4 |
| 板 | 4 |
| 外面板 | 4 |
| 网和元器件 | 5 |
| 网高亮 | 6 |
| 从原理交叉探测 | 6 |
| 左工具显示控件 | 6 |
| 创建 PCB | 8 |
| 基本 PCB 概念 | 8 |
| 性能 | 8 |
| 从原理开始 | 8 |
| 从开始 | 10 |
| 电路板位置 | 10 |
| 电路板 | 17 |
| 放置和控制操作 | 17 |
| 捕捉 | 18 |
| 对象属性 | 18 |
| 使用封装 | 18 |
| 使用 | 19 |
| 使用区域 | 22 |
| 形状 | 25 |
| 注释 | 26 |
| 布 | 29 |
| 向前和向后批注 | 35 |
| 固定 | 35 |
| 批量工具 | 36 |
| 清理工具 | 36 |
| 正在输入形状 | 36 |
| 电路板 | 37 |
| 量工具 | 37 |
| 计数 | 37 |
| 3D 查看器 | 40 |
| 网 | 40 |
| 生成 | 42 |
| 制造输出和控制 | 42 |
| 孔文件 | 44 |
| 元件放置文件 | 45 |

| | |
|--------------|----|
| 外的制造出 | 46 |
| 打印 | 46 |
| 正在出文件 | 47 |
| 封装和封装 | 49 |
| 管理封装 | 49 |
| 建和封装 | 49 |
| 高主 | 50 |
| 配置和自定义 | 50 |
| 自定义计 | 54 |
| 脚本 | 65 |
| 操作参考 | 67 |
| PCB 器 | 68 |
| 3D 看器 | 0 |

NOTE

This manual is in the process of being revised to cover the latest stable release version of KiCad. It contains some sections that have not yet been completed. We ask for your patience while our volunteer technical writers work on this task, and we welcome new contributors who would like to help make KiCad's documentation better than ever.

版

This document is Copyright © 2010-2022 by its contributors as listed below. You may distribute it and/or modify it under the terms of either the GNU General Public License (<http://www.gnu.org/licenses/gpl.html>), version 3 or later, or the Creative Commons Attribution License (<http://creativecommons.org/licenses/by/3.0/>), version 3.0 or later.

本指南中的所有商均属于其合法所有者。

献人

Jean-Pierre Charras, Fabrizio Tappero, Wayne Stambaugh, Jon Evans

翻人

taotieren <admin@taotieren.com>, 2019, 2020, 2021.

Telegram 体中文交流群: https://t.me/KiCad_zh_CN

者注：英文双引号包含的中文件的功能操作。

反

将任何告、建或新版本引到此:

- About KiCad documentation: <https://gitlab.com/kicad/services/kicad-doc/issues>
- 关于 KiCad 件: <https://gitlab.com/kicad/code/kicad/issues>

Pcbnew 简介

初始配置

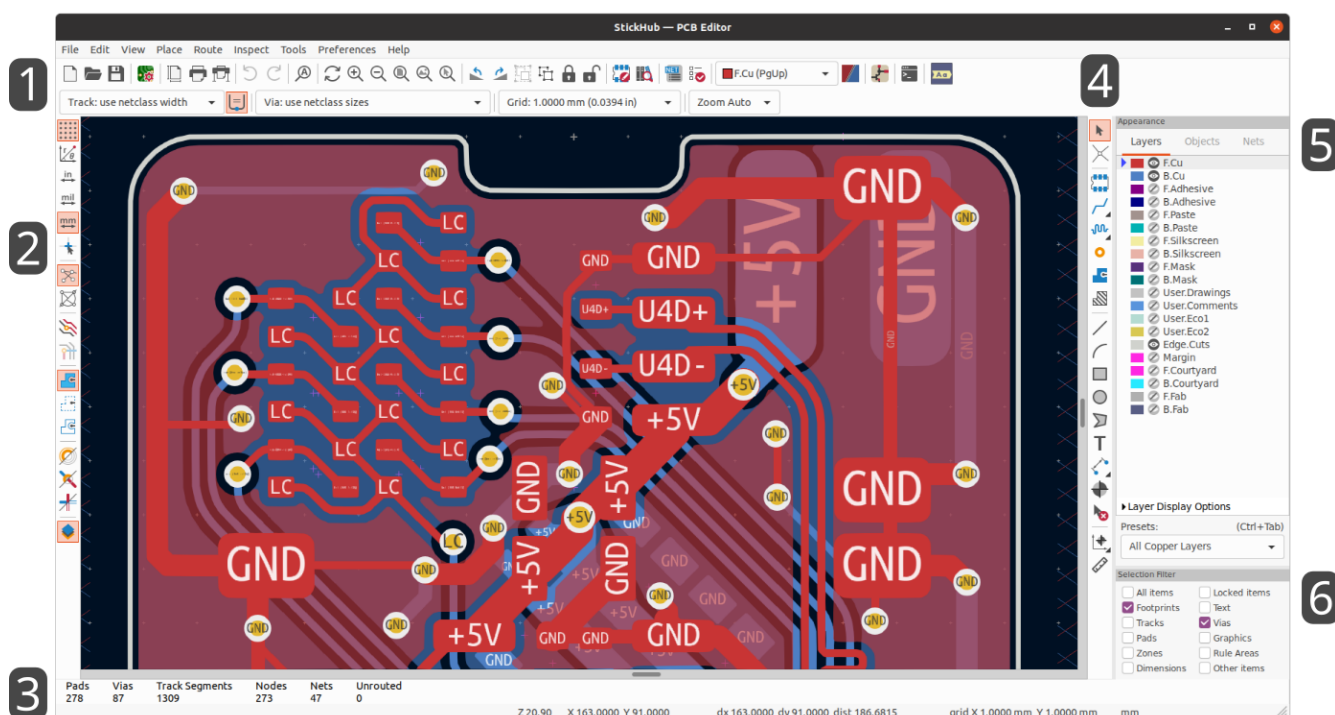
当 Pcbnew 第一次运行，如果在 KiCad 配置文件 `fp-lib-table` 中没有找到全局封装表文件，那么 Pcbnew 将如何建立一个文件：

NOTE TODO：添加屏幕截图

NOTE TODO：添加有关某些含义的说明

默认的封装表包括作为 KiCad 的一部分安装的所有标准封装

Pcbnew 用户界面



主 Pcbnew 用户界面如上所示，其中指出了一些关键元素：

1. 部件工具 (文件管理、放置工具、编辑工具)
2. 左侧工具 (显示/隐藏)
3. 消息面板和状态
4. 右侧工具 (编辑和测量工具)
5. 外部面板
6. 器件器面板

航行画布

航行画布是正在设计的板上的画布。您可以平移和放到 PCB 的不同区域，也可以翻画布以从底部显示 PCB。

默认情况下，用鼠标中键或右键拖拽会平移画布，鼠标滚轮会放大或缩小。你可以在偏好设置中的鼠标和触摸板部分改换一行配置和自定义）。

快捷

NOTE

TODO：写下

本手册中介紹的使用标准 PC 上显示的在 Apple 布局中，使用 `Cmd` 代替 `Ctrl` 使用 `Option` 代替 `Alt`

NOTE

通常可用的多操作也可在上下文菜单中使用。要打开上下文菜单在画布中鼠标右键根据内容或处于活动状态的工具，将提供不同的操作。

显示和控制件

板

Pcbnew 中的表示板上的物理对象以及用于定义对象如印、阻和板对象的形状。在器中始有一个处于活状态的活对象被画在其他之上，并且将是指定新建对象的活对象在部工具中的器下拉框中示，并在外面板中也高亮示。若要更活对象可以左对象外面板中的名称、使用部工具中的下拉器或使用快捷可以藏或以化板对象即使对象是活对象也可以藏。

板的显示序

NOTE

TODO：写下——

外面板

外面板提供用于管理 Pcbnew 画布中对象的可性、色和不透明度的控件。它有三个卡：卡包含板的控件，对象卡包含不同型形状对象的控件，网卡包含和外的控件。

控件

在外面板的卡中，每个板对象都示了其色和可性状态。活对象在色的左有一个箭头指示器。左点一个来作活对象。左相的可性在可和藏之切换或中色来改对象的色。

NOTE

必先在首参数中建立自定义色主，然后才能在“外”面板中更改色。

在列表下方是一个包含示的可展开面板。第一个置控制非活对象的示方式：正常、暗或藏。示模式可用于化并聚焦于个当非活对象示模式“暗”或“藏”不能非活上的目。您可以使用 **Ctrl + H** 快速切换些示模式。

翻板 将示板，就像从底部看一（即，Y 像）。此也可在菜中使用。

NOTE

翻板不会更改可序，活将保持在最前面，其他按正常序随后。

对象控件

外面板的“对象”卡与“”卡似。主要区在于，有些对象没有色置，而四种型的对象（布孔、和敷有不透明度控制滑里的不透明度置将与色中置的任何不透明度相乘。默认情况下，所有对象都是完全不透明的，除了敷敷被置半透明，以使通填充的敷更容易看到对象。

层

存了哪些和对象是可和藏的，以便于用。有几个内置的您可以保存您自己的自定义自定义存在一个板的工程置中，因可能是特定于某个板的叠加。

要加一个从外面板底部的下拉菜中它，或者通按住 **Ctrl** 并按 **Tab** 来使用快速切换器。一旦快速切换器窗口出你可以按 **Tab** 和 **Shift + Tab** 来循可用的 当你放开 **Ctrl** 高亮示的将被加。

要保存一个自定义的首先使用可性控制来你希望哪些是可的，然后从下拉菜中保存...。您的名字，它在可以通下拉菜和快速切换器使用。要修改一个自定义遵循相同的程，并以相同的名称保存修改后的版本，以覆盖有的版本。要除一个自定义从下拉菜中除...并从列表中要除的。

网口和网口控件

外面板的网口卡显示电路板中所有网口和网口的列表。每个网口都有一个可选项控件，用于控制网口在板中的可选项性。在板中隐藏网口不会改变电路板的连接性，也不会影响计数器；它只是为了使板更容易理解。

每个网口和网口可以指定一种颜色。默认情况下，此颜色适用于网口（或网口中的所有网口）的默认情况下，网口没有颜色；它由色中的棋格图案指示。双口或右端口网口或网口颜色默认以置口色。

NOTE

默认网口不能分配颜色，因板中的网口将使用颜色主口定义的默认口最高口色。

您可以通过外面板并高亮网口和网口右口网口或网口以在菜中显示些口

网口列表下面是一个包含网口示口的可展面板。第一个口控制如何口用网口色。当口了“所有”口属于网口或网口的所有口（口布口孔和区域）都将呈口所口的口色。当口中“口”（默认口）口只有口受网口和网口的口色的影响。当口“没有”口网口和网口色被忽略。

第二个口控制如何口制口口“所有口”表示将在所有未口的口目之口制口口“可口”意味着不会向口藏口上的口目制任何最新的口即使些口目是未口的。

口和口口口器

口口口画布中的口目是用鼠口左口完成的。口独口口一个口象将口口它，而拖口将口行一个框口从左到右的框口将只口完全在框内的口目。从右到左的方框口将口任何接触到方框的口目。从左到右的口框是用黄色画的，从右到左的口框是用口色画的。

可以通过在口或拖口的同口按住快捷口来修改口口操作。口以口口个口目口将口用以下快捷口

| Modifier Keys (Windows) | Modifier Keys (Linux) | Modifier Keys (macOS) | Selection Effect |
|-------------------------|-----------------------|-----------------------|--|
| Shift | Shift | Shift | Add the item to the existing selection. |
| Ctrl + Shift | Ctrl + Shift | Cmd + Shift | Remove the item from the existing selection. |
| long click | long click or Alt | long click or Option | Clarify selection from a pop-up menu. |
| Ctrl | Ctrl | Cmd | Highlight the net of the selected copper item. |

拖口以口行口框口将口用以下快捷口

| Modifier Keys (Windows) | Modifier Keys (Linux) | Modifier Keys (macOS) | Selection Effect |
|-------------------------|-----------------------|-----------------------|---|
| Shift OR Ctrl | Shift OR Ctrl | Shift OR Ctrl | Add item(s) to the existing selection. |
| Ctrl + Shift | Ctrl + Shift | Cmd + Shift | Remove item(s) from the existing selection. |

Pcbnew 窗口右下角的器件面板控制可以用鼠标单击哪些类型的对象。关闭不需要的对象类型的复选框可以更容易地密集电路板中的项目。“所有项目”复选框是打开和关闭其他项目的快捷方式。“指定的项目”复选框独立于其他复选框，并控制是否可以单击指定的项目。您可以在器件中的任何对象类型上单击鼠标右键以快速更改器件，使其允许所有类型的对象。

当一个连接的项目被选中时你可以使用右键菜单中的“展开”命令或 **U** 将项目展到同一网表的其他项目。第一次运行该命令项目将被展到最近的项目 第二次，项目将被展到所有表上的所有连接

按 **Esc** 将始终取消当前工具或操作，并返回到前工具。在前工具处于活动状态时按 **Esc** 将清除当前项目

网高亮

电气网表或一网表可以在 PCB 器件中被高亮显示，以显示网表是如何在 PCB 上布置的。通常 PCB 器件中需要高亮的网表或者在启用交叉探针高亮时在原理图器件中相关的网表可以激活网的高亮（下文）。当网高亮激活时高亮的网或网表将以亮的颜色显示，所有其他项目将以比正常颜色更暗的颜色显示。

有三种方法可以单击一个或多个网表在 PCB 器件中高亮：单击对象后使用 **`**，使用任何对象的上下文菜单以及外置面板的网表卡的上下文菜单当您按下高亮网表时任何选定元件的网表将被高亮。如果未选中任何器件光下的网表将高亮。如果光下没有项目，任何存在的高亮都将被清除。也可以使用清除高亮操作 (**~**) 清除高亮。

单击一个或多个网表行高亮时左工具上的切换网高亮显示操作将启用(也可通过 **Ctrl + `**)。此操作将打开或关闭高亮，而无需需要高亮的新网表

从原理交叉探针

KiCad 允许在原理图和 PCB 之间进行双向交叉探针 有几种不同类型的交叉探针

交叉探针 允许您在原理图中单击一个符号或引脚，在 PCB (如果存在) 中单击相关的封装或反之亦然。默认情况下，交叉探针将导致显示以交叉探针的项目为中心并放到合适的位置。可以在偏好设置对话框的显示部分禁用此行

高亮交叉探针 允许您同时高亮原理图和 PCB 中的网表 如果在偏好设置对话框的显示部分中启用了“高亮交叉网”，则在原理图器件中高亮某个网表或将导致相关的一个或多个网表在 PCB 器件中高亮。

左工具显示控件

左工具提供了更改 Pcbnew 中项目显示的选项

| | |
|---|--|
|  | <p>打开/关闭网格显示。</p> <p>注意：默认情况下，隐藏网格将禁用网格捕捉。可以在偏好设置的显示部分更改此行。</p> |
|  | 在状态栏中的极坐标和笛卡儿坐标显示之间的切换。 |
|  in  mil  mm | 以英寸、密耳或毫米单位显示/输入坐标和尺寸。 |
|  | 在全屏和小窗口 (十字光) 之间的切换。 |
|  | 打开/关闭显示。 |
|  | 在直线型和弧线型之间的切换。 |
|  | <p>在正常和暗之间的切换非活动显示模式。</p> <p>注意：当非活动显示模式暗或隐藏时此按钮将突出显示。在两种情况下，按下按钮都会将显示模式更改为正常。隐藏模式只能通过外面板中的控件或快捷键 Ctrl + H 输入。</p> |
|  | <p>要高亮的网时会打开或关闭高亮。</p> <p>注意：当没有高亮任何网时此按钮将被禁用。要高亮网可使用 ，右击网中的任何对象并从网工具菜单中高亮网 或右击外面板的网卡中列表中的网。</p> |
|  | 显示分区填充区域。 |
|  | 显示区域轮廓。 |
|  | 将分区填充区域显示为轮廓。 |
|  | 在填充模式和轮廓模式之间的切换的显示。 |
|  | 在填充模式和轮廓模式之间的切换孔的显示。 |
|  | 在填充模式和轮廓模式之间的切换布显示。 |
|  | 显示敷填充区域。 |
|  | 显示敷轮廓。 |
|  | 将敷填充区域显示为轮廓。 |
|  | 在填充模式和轮廓模式之间的切换的显示。 |
|  | 在填充模式和轮廓模式之间的切换孔的显示。 |
|  | 在填充模式和轮廓模式之间的切换布显示。 |
|  | 显示或隐藏器右的外和器面板。 |

创建 PCB

基本 PCB 概念

KiCad 中的印刷电路板通常由代表子元件及其封装的 **封装**、定义这些元件如何彼此连接的 **网**、形成每个网中元件之间的连接的 **布**、**孔** 和 **填充区** 以及定义电路板上的印刷和任何其他所需信息的各种形状组成。

KiCad 通常会将 PCB 上的网信息与其相关的原理图保持同步，但也可以直接在 PCB 编辑器中创建和编辑网。



性能

KiCad 能创建多达 32 个 14 个技术（印刷、阻焊元件粘合剂膏等）和 13 个通用层的印刷电路板。

KiCad 中所有对象的内部量分辨率 1 微米，量存储 32 位整数。这意味着可以制作出 4 米、4 米的电路板。

KiCad 目前支持每个工程/原理图一个电路板文件。

从原理图开始

Creating a board from a schematic is the recommended workflow for KiCad. When you create a new project, KiCad will generate an empty board file with the same name as the project. To start designing the board after you have created a schematic, simply open the board file. You can do this either from the KiCad project manager, or by clicking the "Open PCB in board editor" button in the schematic editor. To import the schematic design information into the board editor, including footprints and net connections, use the **Tools** → **Update Schematic from PCB...** action (). You can also use the  icon in the top toolbar.

NOTE

Update PCB from Schematic is the preferred way to transfer design information from the schematic to the PCB. In older versions of KiCad, the equivalent process was to export a netlist from the Schematic Editor and import it into the Board Editor. It is no longer necessary to use a netlist file.



The tool adds the footprint for each symbol to the board and transfers updated schematic information to the board. In particular, the board's net connections are updated to match the schematic.

The changes that will be made to the PCB are listed in the *Changes To Be Applied* pane. The PCB is not modified until you click the **Update PCB** button.

You can show or hide different types of messages using the checkboxes at the bottom of the window. A report of the changes can be saved to a file using the **Save...** button.

□□


The tool has several options to control its behavior.

| Option | Description |
|--|---|
| Re-link footprints to schematic symbols based on their reference designators | <p>Footprints are normally linked to schematic symbols via a unique identifier created when the symbol is added to the schematic. A symbol's unique identifier cannot be changed.</p> <p>If checked, each footprint in the PCB will be re-linked to the symbol that has the same reference designator as the footprint.</p> <p>If unchecked, footprints and symbols will be linked by unique identifier as usual, rather than by reference designator. Each footprint's reference designator will be updated to match the reference designator of its linked symbol.</p> <p>This option should generally be left unchecked. It is useful for specific workflows that rely on changing the links between schematic symbols and footprints, such as refactoring a schematic for easier layout or replicating layout between identical channels of a design.</p> |
| Delete footprints with no symbols | <p>If checked, any footprint in the PCB without a corresponding symbol in the schematic will be deleted from the PCB. Footprints with the "Not in schematic" attribute will be unaffected.</p> <p>If unchecked, footprints without a corresponding symbol will not be deleted.</p> |
| Replace footprints with those specified in the schematic | <p>If checked, footprints in the PCB will be replaced with the footprint that is specified in the corresponding schematic symbol.</p> <p>If unchecked, footprints that are already in the PCB will not be changed, even if the schematic symbol is updated to specify a different footprint.</p> |

从开始

也可以创建没有匹配原理图的 PCB，尽管此工作流程有一些限制，不建议大多数用户使用。因此，您必须独立后 PCB 编辑器(而不是从 KiCad 工程管理器后)。在开始设计之前，最好保存 PCB 文件，文件将创建一个工程文件来存 PCB 位置。使用 "另存为..." 从文件菜单保存 PCB 文件的位置。将在您保存 PCB 文件的相同位置创建一个同名的工程文件。

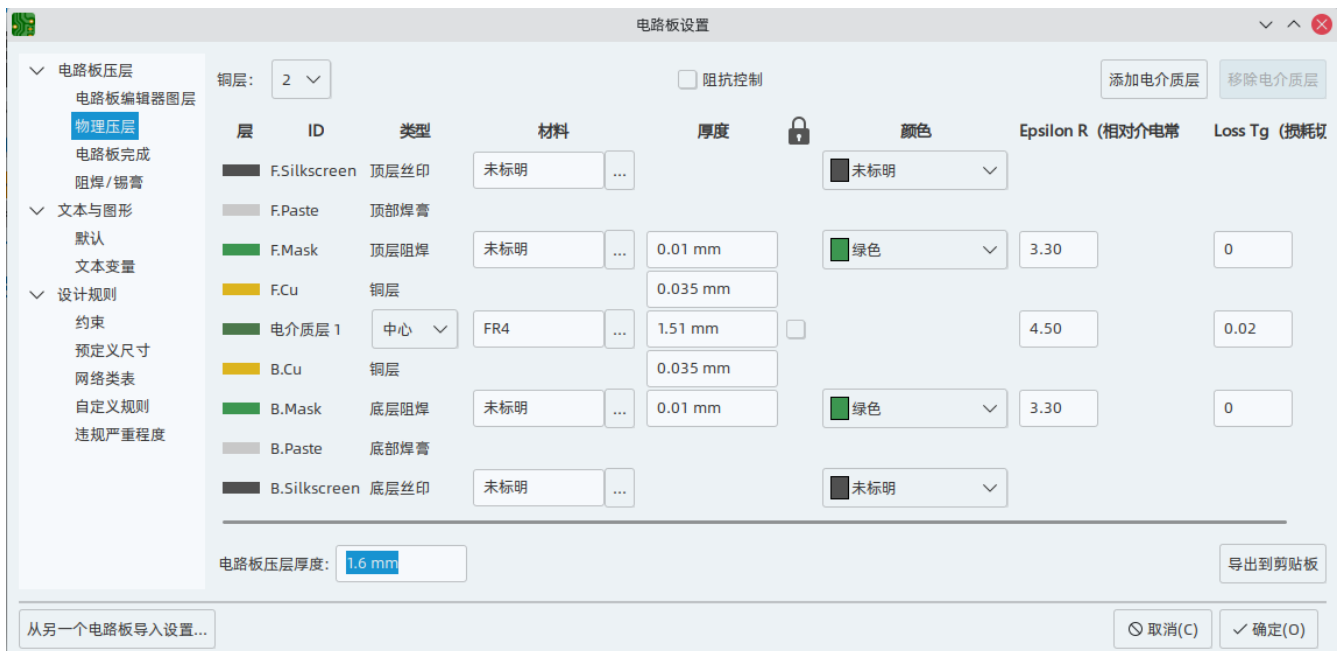
PCB 设置

在开始您的 PCB 设计之前，使用 PCB 设置对话框来配置 PCB 的基本参数。要打开 PCB 设置，部件工具中的  或 "PCB 设置..." 从文件菜单中。

配置 PCB 和物理参数

在 PCB 设置中有两个部分用于配置 PCB 的和 PCB 编辑器部分用于启用或禁用技巧 (非) 并在需要指定自定义名称。物理部分用于配置的数量，以及和介的物理参数，例如厚度和材料型。

要配置 PCB 的从物理部分开始：



在左上角设置铜层的数量，然后根据需要输入物理参数。有些参数可以保留其默认值但请注意，在输出电路板的 3D 模型时 PCB 将使用电路板的厚度所以如果你打算使用 3D 功能，最好确保厚度是正确的。

NOTE

KiCad 目前不支持奇数层的 PCB。要构建具有奇数层的 PCB (例如，柔性印刷电路板或金属芯印刷电路板)，只需指定下一个最高的偶数，而忽略多余的层。

接下来，如果需要，可以使用 PCB 编辑器部分重命名或隐藏您不会在 PCB 中使用的非物理层。例如，如果您不打算在 PCB 中使用背面丝印，取消选中 B.Silkscreen 旁边的复选框。



NOTE

在 PCB 编辑器部分，可以将层指定为信号源或混合或跳线。本指南可供参考。无论在此对话框中将层配置为什么，都可以在任何层上布线和敷铜。

在 PCB 编辑器对话框的 PCB 完成和阻焊膏部分可以找到一些其他的 PCB 设置。PCB 完成部分包含用于定义层和特殊功能 (如阻焊或阻焊) 的设置。请注意，这些设置目前只影响生成 Gerber 文件一部分的 PCB 属性输出。

阻焊膏部分允许全局调整路板上铜的孔形和阻焊膏形之间的间隙（正或负）。一些将被添加到在个封装或板上位置的任何间隙覆盖。正的间隙将导致阻焊膏开口的形状比孔的形状更大。负的间隙将导致开口比孔的形状更小。

WARNING

大多数商业 PCB 制造商希望一些空隙，并在 CAM 程序中自行调整阻焊和粘焊开口。通常最好将一些保留默认空隙，除非您自己制作 PCB，或者您的制造商有具体建议使用不同的空隙

配置默认文本和图形位置

电路板位置框的文本和图形默认部分可用于配置将用于放置在新文本和图形形状的属性。

Board Stackup

Board Editor Layers

Physical Stackup

Board Finish

Solder Mask/Paste

Text & Graphics

Defaults

Text Variables

Design Rules

Constraints

Pre-defined Sizes

Net Classes

Custom Rules

Violation Severity

Board Setup

Default properties for new graphic items:

| | Line Thickness | Text Width | Text Height | Text Thickness | Italic | Keep Upright |
|---------------|----------------|------------|-------------|----------------|--------------------------|--------------------------|
| Silk Layers | 0.12 mm | 1 mm | 1 mm | 0.15 mm | <input type="checkbox"/> | <input type="checkbox"/> |
| Copper Layers | 0.2 mm | 1.5 mm | 1.5 mm | 0.3 mm | <input type="checkbox"/> | <input type="checkbox"/> |
| Edge Cuts | 0.05 mm | | | | | |
| Courtyards | 0.05 mm | | | | | |
| Fab Layers | 0.1 mm | 1 mm | 1 mm | 0.15 mm | <input type="checkbox"/> | <input type="checkbox"/> |
| Other Layers | 0.1 mm | 1 mm | 1 mm | 0.15 mm | <input type="checkbox"/> | <input type="checkbox"/> |

Default properties for new dimension objects:

Units: Automatic

Units format: 1234 mm

Precision: 0.0000

☐ Suppress trailing zeroes

Text position: Outside

☒ Keep text aligned

Arrow length: 1.27 mm

Extension line offset: 0.5 mm

Import Settings from Another Board...

CancelOK

可以在框中显示的六种不同图形的配置。粗文字大小和文字外。此外，可以所有配置。注对象的特性。有关注属性的更多信息，参下面的注部分。

文本替变量可以在文本变量部分。建。一些变量允许你将变量名称替任何文本字符串。种替生在变量名称在 `${VARIABLENAME}` 的变量替法内的任何地方。

例如，您可以建一个名 `VERSION` 的变量，并将文本替置 `1.0`。在，在 PCB 上的任何文本对象中，您可以入 `${VERSION}`，KiCad 将替代 `1.0`。如果你把替改 ``2.0'`，每个包括 ``${VERSION}` 的文本对象都会自更新。你也可以混合使用普通文本和变量。例如，您可以建一个文本对象，内容 `版本: ${VERSION}`，它将被替 `版本: 1.0`。

配置设计

设计控制交互式布器的行覆的填充和设计器。设计可以随修改，但我建您在电路板设计程开始建立所有已知的设计

束

基本设计是在电路板位置框的束条件部分中配置。一部分的束条件适用于整个板子，置板子制造商推荐的里置的任何最小都是一个 *绝对* 的最小不能被更具体的设计所覆盖。例如，如果你需要电路板的一部分的间隙 `0.2mm`，其余部分 `0.3mm`，你必在束条件部分入 `0.2mm` 的最小间隙，并使用网或自定义来置大的 `0.3mm` 间隙。



除了设置最小间隙外，您还可以在此配置多功能：

| 位置 | 描述 |
|--------------|--|
| 允许盲孔/埋孔 | 必须先后用此位置，然后才能使用布局器放置盲孔或埋孔。盲孔是机械孔，从外边缘之一开始，到内边缘之一结束。埋孔是机械孔，在内部边缘开始和结束。 |
| 允许微孔 | 在使用布局器放置微孔之前，必须启用此位置。微孔是典型的激光孔，将外边缘连接到相等的内边缘。KiCad 支持独特的微孔尺寸限制，因为它通常比机械孔的埋孔小。 |
| 由线段近似的圆弧/圆 | 在某些情况下，KiCad 必须使用一系列直线段来近似圆形，如圆弧和圆的形状。此位置控制此近似所允许的最大偏差：每段圆弧或圆上的一些点与圆弧或圆的真实形状之间的最大距离。将其设置为比默认值 0.005mm 更小的数字将产生更平滑的形状，但在较大的电路板上可能会非常慢。默认值通常会由于制造公差而在制造的电路板上无法达到的圆弧近似偏差。 |
| 敷铜填充策略 | KiCad 的敷铜填充算法进行了改进，得到了更好的结果和更快的性能。新算法产生的结果与旧算法略有不同，因此此位置允许保留旧行以防止在最新版本的 KiCad 中打开旧设计产生不同的 Gerber 输出。我建议所有新设计使用平滑多边形模式。 |
| 允许圆角超出敷铜轮廓 | 敷铜可以在敷铜属性框中添加圆角（圆角）。默认情况下，不允许在敷铜轮廓之外使用敷铜（包括圆角）。圆角意味着，即使配置了圆角，也不会敷铜轮廓的内角进行圆角处理。启用此位置，敷铜轮廓的内角将被圆角，即使会导致敷铜中的圆角延伸到敷铜轮廓之外。 |
| 在布铜度计算中包括铜高度 | 默认情况下，铜的高度用于计算从一个通孔到另一个通孔的布铜的附加铜度。此计算依赖于正确配置的电路板铜高度。在某些情况下，最好忽略孔的高度，假设孔没有增加铜度，只计算布铜度。禁用此位置将从布铜度计算中排除孔铜度。 |

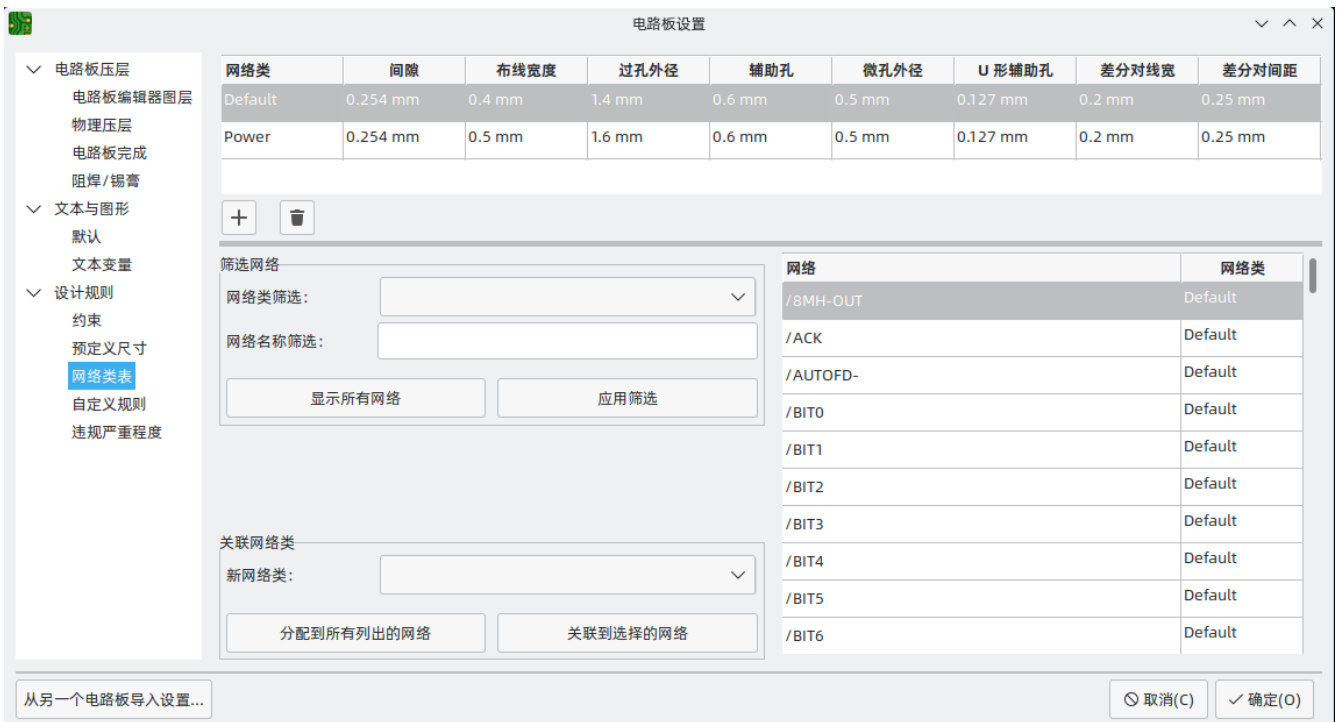
定义大小

定义的尺寸部分允许你定义你希望在布铜可用的布铜和孔尺寸。网络可以用来定义不同网络中的布铜和孔的默认尺寸（下文），但是在每个部分定义一个尺寸列表，可以让你在布铜的时候逐步了解些尺寸。例如，你可能希望电路板上的默认布铜度是 0.2 mm，但于一些承载更多电流的部分使用 0.3 mm，而于一些空间有限的部分使用 0.15 mm。您可以在电路板设置框中定义些布铜的铜度，然后在布铜在它之前切



网络

网络部分允许你为不同网络配置布线和清除。在 KiCad 中，每个网络都是一个网络的一部分。如果你不把一个网络添加到一个特定的板中，它将是默认板的一部分，它是存在的。可以通过原理图设置和 PCB 设置框从原理图或 PCB 编辑器中添加到网络。



网络部分的上部包含一个表格，显示了适用于每个网络的计划。每个网络都有间隙、布线宽度、过孔尺寸和差分对尺寸。这些值将在构建布线和过孔时使用，除非有更具体的覆盖它下面的自定义。

NOTE

任何都不能覆盖 PCB 设置框中的约束条件部分中设置的最小值。例如，如果您将网络间距设置为 0.1 mm，但约束条件部分中的最小间距设置为 0.2 mm，那么网络的间距将 0.2 mm。

当 PCB 编辑器中的布线宽度和过孔尺寸控制设置为 "使用网络" 时，就会使用每个网络定义的布线宽度和过孔尺寸。这些值和尺寸被认为是网络的默认或最佳尺寸。它不是最小或最大值。将布线宽度或过孔尺寸更改与网络部分定义的不同的值不会导致反 DRC。要将布线宽度或过孔大小限制在特定的值使用自定义。

自定义

自定义部分包含一个文本编辑器，用于使用自定义语言构建设计。自定义用于构建基本约束或网络位置没有涵盖的特定设计。

只有在自定义定义中没有规则才会启用自定义。在关闭电路板之前，使用验证器按钮来定义并修复任何

。参阅高主一章中的自定义设计了解关于自定义语言的更多信息以及示例。



严重程度

严重性部分允许你配置每种设计的严重性。每条规则可以被设置成一个警告或没有（忽略）。

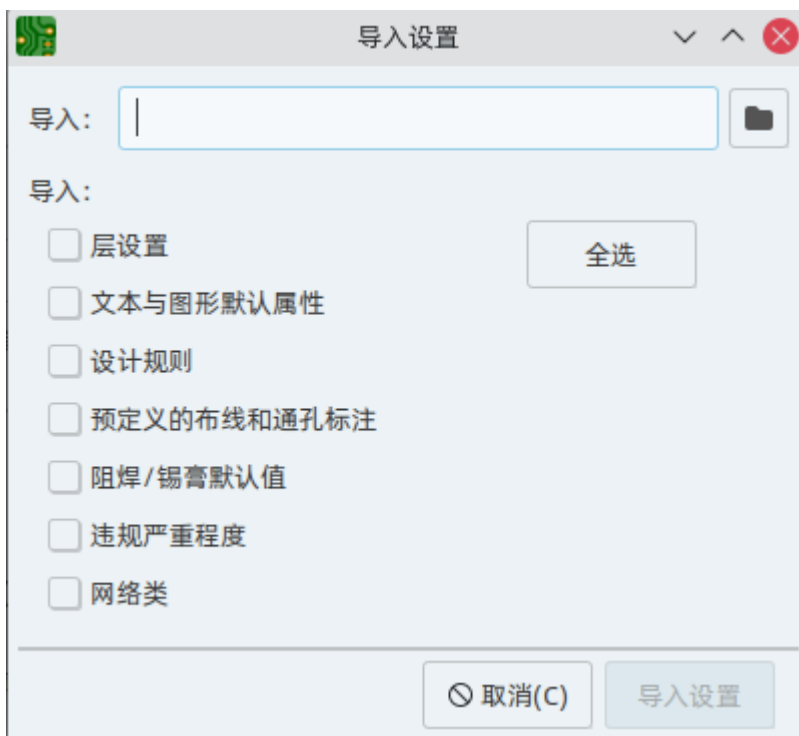
NOTE

在设计器中可能会忽略个。在严重程度部分中将置为忽略将完全禁用相关的。谨慎使用此置。



正在导入

您可以从已有PCB导入部分或全部PCB设置。此技术可用于创建具有您想要在多个PCB上使用的设置的"模板"PCB，然后将某些设置从模板PCB导入到每个新PCB中，而不是手动输入。



要导入设置，点击PCB设置对话框底部的从另一个PCB导入设置...按钮然后您要导入的 kicad_pcb 文件。如果你想导入的设置，当前的设置将被导入的板子的覆盖。











面板










放置和制操作

放置和工具位于右的工具中。 当一个工具被激活它将持续于激活状态直到你选了一个不同的工具或用 Esc 取消工具。 当任何其他工具被取消工具是被激活。

某些工具按钮在面板中有多个可用工具。 些工具由按钮右下角的小箭头表示：

要显示面板，你可以在工具上点击并按住鼠标按钮或者点击并拖鼠标到面板关闭将显示最近使用的工具。

| | |
|---|---|
|  | Selection tool (the default tool). |
|  | Local ratsnest tool: when the board ratsnest is hidden, selecting footprints with this tool will show the ratsnest for the selected footprint only. Selecting the same footprint again will hide its ratsnest. The local ratsnest setting for each footprint will remain in effect even after the local ratsnest tool is no longer active. |
|  | Footprint placement tool: click on the board to open the footprint chooser, then click again after choosing a footprint to confirm its location. |
|  | Route tracks / route differential pairs: These tools activate the interactive router and allow placing tracks and vias. The interactive router is described in more detail in the Routing Tracks section below. |
|  | Tune length: These tools allow you to tune the length of single tracks or the length or skew of differential pairs, after they have been routed. See the Routing Tracks section for details. |
|  | Add vias: allows placing vias without routing tracks. Vias placed on top of tracks using this tool will take on the net of the closest track segment and will become part of that track (the via net will be updated if the pads connected to the tracks are updated). Vias placed anywhere else will take on the net of a copper zone at that location, if one exists. These vias will not automatically take on a new net if the net of the copper zone is changed. |
|  | Add filled zone: Click to set the start point of a zone, then configure its properties before drawing the rest of the zone outline. Zone properties are described in more detail below. |
|  | Add rule area: Rule areas, formerly known as keepouts, can restrict the placement of items and the filling of zones and can also define named areas to apply specific custom design rules to. |
|  | Draw lines. Note: Lines are graphical objects and are not the same as tracks placed with the Route Tracks tool. Graphical objects cannot be assigned to a net. |
|  | Draw arcs: pick the center point of the arc, then the start and end points. |


| | |
|---|--|
|  | Draw rectangles. Rectangles can be filled or outlines. |
|  | Draw circles. Circles can be filled or outlines. |
|  add graphical polygon | Draw graphical polygons. Polygons can be filled our outlines. Note: Filled graphical polygons are not the same as filled zones: graphical polygons cannot be assigned to a net and will not keep clearance from other items. |
|  | Add text. |
|  | Add dimensions. Dimension types are described in more detail below. |
|  | Add layer alignment mark. |
|  | Deletion tool: click objects to delete them. |
|  | Set drill/place origin. Used for fabrication outputs. |
|  | Set grid origin. |

捕捉

移动拖拽和印制电路板元素网格、圆和其他元素可以具有捕捉点，具体取决于用户偏好设置中的设置。在复杂的设计中，捕捉点可能离得太近，这会使当前的工具操作变得困难。使用下表中的快捷键可以在移动鼠标时禁用网格和对象捕捉。

| 快捷键 | 效果 |
|---|---------|
|  | 关闭网格捕捉。 |
|  | 关闭对象捕捉。 |

对象属性

所有对象都有可在属性框中设置的属性。使用  或从右键菜单中设置属性来设置所有目的属性。只有当你设置的所有目的都是同一类型时你才能打开属性框。要想一次设置不同类型的目的属性，请参考下面关于批量设置工具的章节。

在属性框中，任何包含数字的字段也可以接受一个基本的数学表达式，从而得到一个数字。例如，一个尺寸可以被输入 $2 * 2\text{mm}$ 结果是 4mm 的。支持基本算术运算符以及用于定义运算顺序的括号。

使用封装

NOTE

TODO: 编写——包括封装属性，从中更新，等等。

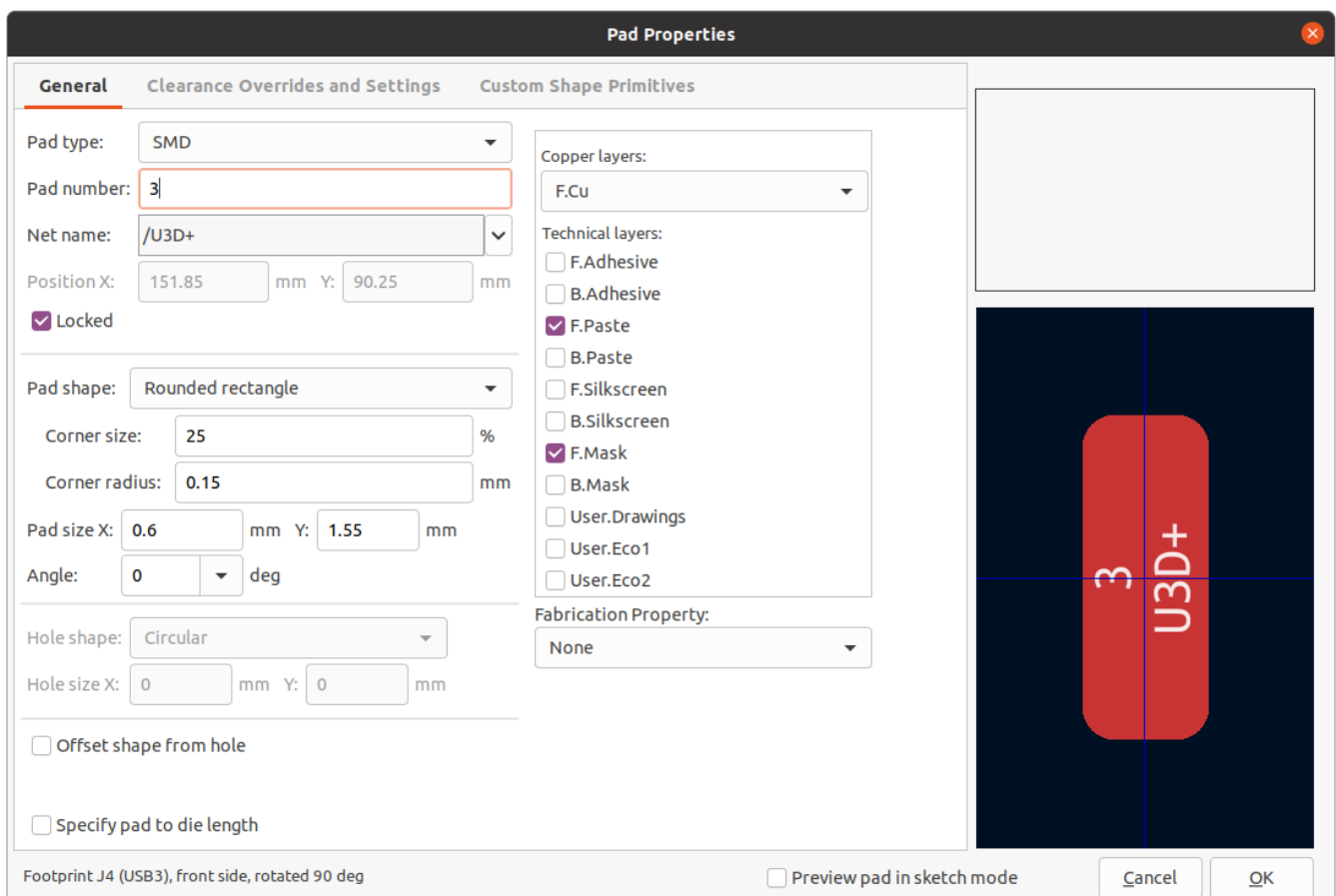
使用

The properties of each individual pad of a footprint can be inspected and edited after placing the footprint on the board. In other words, it is possible to override the design of an individual footprint pad in a specific instance of the footprint on the board, if the footprint design in the library is not appropriate. For example, you may wish to remove the solder paste aperture for a pad that needs to remain unsoldered in a specific design, or you may wish to move the location of a through-hole pad for an axial-lead resistor in order to fit a specific design.

NOTE

By default, the position of all footprint pads are locked, so it is possible to edit the pad properties but not move the pad's location relative to the rest of the footprint. Pads may be unlocked to allow free movement, which can be useful for certain applications (such as through-hole footprints with varying lead positions) but is generally never recommended for surface-mount footprints.

The pad properties dialog is opened through the context menu or default hotkey **E** when a pad is selected. Note that KiCad assumes that if you click near a pad, you are probably trying to select the entire footprint rather than a single pad. To select a single pad, make sure to click inside the pad area, or turn off the Footprints setting in the selection filter (and make sure the Pads setting is turned on) to prevent accidental selection of the entire footprint rather than a specific pad.



The General tab of the pad properties dialog shows the physical properties of the pad, including its geometry, shape, and layer settings.

Pad type: this setting controls which features are enabled for the pad:

SMD pads are electrically-connected and have no hole. In other words, they exist on a single copper layer.

Through-hole pads are electrically-connected and have a plated hole. The hole exists on every layer, and the copper pad exists on multiple layers (see **Copper layers** setting below).

Edge Connector pads are SMD pads that are allowed to overlap the board outline on the Edge.Cuts layer.

NPTH, Mechanical pads are non-plated through holes that do not have an electrical connection.

SMD Aperture pads are pads that have no hole and no electrical connection. These can be used to add specific designs to a technical layer, for example a paste or solder mask aperture.

The **Copper layers** setting controls which copper layers will have a shape associated with the pad.

For SMD pads, the options are F.Cu or B.Cu, controlling whether the pad sits on the front or the back of the board *relative to the footprint's location*. In other words, if a pad is set to exist on B.Cu in its properties, and the footprint is flipped to the back of the board, *that pad will now exist on F.Cu, because it also has been flipped*.

For through-hole pads, it is possible to remove the pad shape from copper layers where the pad is not electrically connected to other copper (tracks or filled zones). Setting the copper layers to **connected layers only** will remove the pad shape from any unconnected layers, and setting to **F.Cu, B.Cu, and connected layers** will remove the pad shape from any internal unconnected layers. This can be useful in dense board designs to increase the routable area on internal layers.

The **Technical layers** checkboxes control which technical layers will have an aperture added with the pad's shape. By default, pads have apertures on the paste and mask layers matching their copper layer.

NOTE

It is not possible to define a different pad shape or size on different copper layers in the current version of KiCad.

Specify pad to die length: This setting allows a length to be associated with this pad that will be added to the routed track length by the track length tuning tools and the Net Inspector. This can be used to specify internal bondwire lengths for more accurate length matching, or in other situations where the electrical length of a net is longer than the length of the routed tracks on the board.

Pad Properties

General

Clearance Overrides and Settings

Custom Shape Primitives

Clearances

Set values to 0 to use parent footprint or netclass values.
Positive clearance means area bigger than the pad (usual for mask clearance).
Negative clearance means area smaller than the pad (usual for paste clearance).

Pad clearance:

0

mm

Solder mask clearance:

0

mm

Solder paste absolute clearance:

-0

mm

Solder paste relative clearance:

-0

%

Note: solder mask and paste values are used only for pads on copper layers.
Note: solder paste clearances (absolute and relative) are added to determine the final clearance.

Connection to Copper Zones

Pad connection:

From parent footprint

Thermal relief spoke width:

0

mm

Thermal relief gap:

0

mm

Custom pad shape in zone:

Use pad shape

Footprint J4 (USB3), front side, rotated 90 deg

☐ Preview pad in sketch mode

Cancel

OK

The aperture appearing on any technical layer will have the same shape and size as the pad shape on the copper layer(s). In the PCB manufacturing process, the manufacturer will often change the relative size of mask and paste apertures relative to the copper pad size, but since this size change is specific to a manufacturing process, most manufacturers expect the design data to be provided with the apertures set to the same size as the copper pads. For specific situations where you need to oversize or undersize a technical layer aperture in the design data, you can use the settings in the Overrides tab.

Pad clearance controls the minimum clearance between the pad and any copper shape (tracks, vias, pads, zones) on a different net. This value is normally set to 0 which will cause the pad clearance to be inherited from any clearance override set on the footprint, or the board's design rules and netclass rules if the footprint clearance is also set to 0.

Solder mask clearance controls the size difference between the pad shape and the aperture shape on the F.Mask and B.Mask layers. A positive number means the solder mask aperture will be larger than the copper shape. This number is an inflation applied to all directions. For example, a value of 0.1mm here will cause the solder mask aperture to be inflated by 0.1mm, meaning that there will be an 0.1mm border on all sides of the pad and the solder mask opening will be 0.2mm wider than the pad when measured along a given axis.

Solder paste absolute clearance controls the size difference between the pad shape and the aperture shape on the F.Paste and B.Paste layers. Its behavior is otherwise identical to the behavior of the **solder mask clearance** setting.

Solder paste relative clearance allows setting a solder paste clearance value as a percentage of the pad size rather than an absolute distance value. If both relative and absolute clearances are specified, they are added together to determine the solder paste aperture size.

The Overrides tab also has controls for how the pad connects to any copper zone that overlaps it and shares its net.

Pad connection controls whether the pad will have a solid, thermal relief, or no connection to the zone. Like the other overrides, this one may be set for an individual pad or for an entire footprint. The default setting for this control is *From parent footprint*, and the default footprint setting is to use the connection mode specified in the zone properties.

Thermal relief spoke width controls the width of the spokes generated when the zone connection mode is Thermal Relief.

Thermal relief gap controls the length of the thermal spokes, or the gap between the pad's shape and the filled copper area of the zone.

Custom pad shape in zone controls the behavior of the zone filler when the pad uses a custom shape rather than one of the default shapes. This can be used to achieve different results when using thermal reliefs and custom pad shapes.

使用区域

Copper zones, also sometimes called copper pours or fills by other EDA tools, are solid or hatched areas of copper assigned to a particular net that automatically keep clearance from other copper objects. Zones are commonly used to fill in all free space on a board layer (or a portion of a layer) in order to create ground and power planes, carry high currents, or to provide shielding.


NOTE

Some EDA tools have separate tools for creating "plane layers" and for creating copper zones on signal layers. In KiCad, the Copper Zone tool is used for both these applications.

Zones are defined by a polygonal **outline** that defines the maximum extent of the filled copper area. This outline does not represent physical copper and will not appear in exported manufacturing data. The actual copper areas of the zone must be **filled** each time the outline, or any objects inside the outline, are modified. The filling process may be run on a single zone, or on all zones in a board (default hotkey **B**). Zones may be **unfilled** (default hotkey **Ctrl** + **B**) to improve performance and reduce visual clutter while editing large boards.

NOTE

Zone filling is a manual process rather than occurring every time an object changes that would result in a change to the zone copper. This is because zone filling can be a slow process on older computers or very large designs. It is important to make sure zone fills are up-to-date before generating outputs. KiCad will check that zones have been updated and warn you before generating outputs or running DRC when zones have not yet been refilled.

To draw a zone, click the Add Filled Zone tool () on the right toolbar, or use default hotkey **Ctrl** + **Shift** + **Z**. Click to choose the first point of the zone outline. The Zone Properties dialog will appear, allowing you to choose the zone net and other properties. These properties may be edited at any time, so it is not critical to choose them all correctly at first. Accept the dialog and continue placing points to define the zone outline. To finish the zone, double-click to set the last point. Zone outline points may be modified like graphic polygons, by dragging the square handles to move a corner or dragging the circular handles to move an edge. To edit the zone's properties, use hotkey **E** or select Properties from the context menu.

Layer: A single zone object can create filled copper on one or more copper layers. Check the box next to each copper layer that this zone outline should fill on. The copper on each layer will be filled independently, but all layers will share the same net.

Net: Select the electrical net that the zone copper should be connected to. It is possible to create zones with no net assignment. Zones with no net will keep clearance from any copper objects on any net.

Zone name can be used to assign a specific name to a zone. This name can be used to refer to the zone in custom DRC rules.

Zone priority level determines the order in which multiple zones on a single layer are filled. The highest priority level zone on a given layer will be filled first. Lower-priority zones will keep clearance to the filled areas of higher-priority zones. Two zones on the same layer with the same priority level will overlap (short-circuit) with each other.

WARNING

Zones with the same priority level will never keep clearance from each other, even if they are assigned to different nets! The design rule checker will report these short-circuits, but they will not be prevented by the zone filler.

Constrain outline to H, V and 45 degrees controls the *initial* behavior of the zone outline drawing tool. When this option is enabled, the zone outline will be restricted to 45-degree angles. Note that after the zone outline has been created, this option has no effect. Outline points may be modified freely after creation.

Locked controls whether or not the zone outline object is locked. Locked objects may not be manipulated or moved, and cannot be selected unless the **Locked Items** option is enabled in the Selection Filter panel.

Outline display controls how the zone outline is drawn on screen. In **Line** mode, only the border lines of the outline are drawn. In **Hatched** mode, hatch lines are drawn on the inside of the outline border for a short distance, to make the zone outline more apparent. In **Fully Hatched** mode, hatch lines are drawn across the entire inside of the zone outline.

Corner smoothing controls the behavior of the filled copper areas at corners of the outline. Corners can be smoothed by a chamfer or fillet, or can extend all the way to the outline corner if smoothing is disabled.

NOTE

By default, chamfers and fillets are not added to **inside corners** of the zone outline, because this would result in filled copper extending *outside* the outline. If smooth inside corners are desired, enable the **Allow fillets outside zone outline** option in the Constraints section of the Board Setup dialog.

Clearance controls the minimum clearance the filled areas of this zone will keep from other copper objects. Note that if two clearance values are in conflict, the larger clearance value will be used. For example, if a zone is set to use 0.2mm clearance but its netclass is set to use 0.3mm clearance, the result will be an 0.3mm clearance.

Minimum width controls the minimum size of narrow necks of copper created inside the zone. Any copper areas that would be below this minimum width are removed during the filling process.

Pad connection controls the way that the filled zone areas will connect to footprint pads on the same net. **Solid** connections will result in the copper completely overlapping the pads. **Thermal reliefs** will result in small copper spokes connecting the pad to the rest of the copper zone, increasing the thermal resistance between the pad and the rest of the zone. This can be useful for hand soldering. **Reliefs for PTH** will apply thermal reliefs to plated through-hole pads and use solid connections for surface mount pads. **None** will result in the zone not connecting to any pads on the same net.

Thermal relief gap controls the distance maintained between any pad and the copper zone when the pad connection mode is set to generate thermal reliefs.

Thermal spoke width controls the width of the "spokes", or short copper segments connecting the pad to the rest of the copper zone.

Fill type controls how the copper zone is filled: the default is **solid fill**, which will result in copper filling in all available space within the zone outline. The zone can also be set to fill a **hatch pattern**, which will fill the area with a pattern that contains less copper. This can be useful for flexible printed circuits and other specialty applications.

Orientation controls the angle of the hatch pattern lines. An orientation of 0 degrees will result in the hatch pattern using horizontal and vertical lines.

Hatch width controls the width of each line in the hatch pattern.

Hatch gap controls the distance between each line in the hatch pattern.

Smoothing effort controls the style of smoothing applied to the hatch pattern. A value of 0 will result in no smoothing, and a value of 3 will result in the finest smoothing. Higher values will result in longer processing time and larger Gerber files.

Smoothing amount is a ratio that controls the size of the smoothing chamfers or fillets that are generated when **smoothing effort** is set to a value other than 0. An amount of 0.0 results in no smoothing, and a value






of 1.0 results in maximum smoothing (in other words, a chamfer or fillet equal to half of the hatch gap).

Remove islands controls the behavior of isolated copper areas, also called islands, after the initial zone fill. When this is set to **always**, isolated areas inside the zone are removed. When set to **never**, isolated areas are left alone, and will result in copper areas that are not connected to the rest of the net. When set to **below area limit**, a **minimum island size** can be specified, and islands below this threshold will be removed.

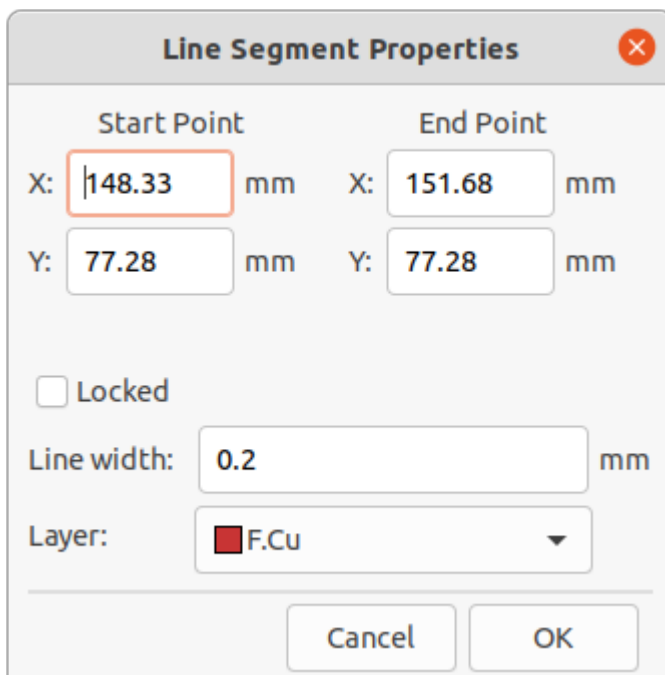
图形对象

图形对象 (直线、弧、矩形、多边形和文本) 可以存在于任何层上, 但不能分配网络。矩形、弧和多边形可以在其属性对话框中设置填充或轮廓。属性将控制轮廓的宽度, 即使是填充形状也是如此。填充形状的设置可以置为 "0" 以禁用轮廓。

正在建立图形形状

The right toolbar can be used to create lines (, default hotkey **Ctrl** + **Shift** + **L**), arcs (, default hotkey **Ctrl** + **Shift** + **A**), rectangles (, circles (, default hotkey **Ctrl** + **Shift** + **C**), and polygons (, default hotkey **Ctrl** + **Shift** + **P**).

Rectangles, circles, and polygons can be filled shapes or outlines. The **line width** option controls the width of the outline. The outline width extends on both sides of the "ideal" shape of the graphic object. For example, a graphic circle that is defined to have 2mm radius and 0.2mm line width will consist of a torus with an outer radius of 2.2mm and inner radius of 1.8mm. If the **filled shape** option is enabled and the line width is set to 0, the shape will be a filled circle with 2mm radius.




The dialog box titled "Line Segment Properties" contains the following fields and controls:

| Start Point | | End Point | |
|-------------|-----------|-----------|-----------|
| X: | 148.33 mm | X: | 151.68 mm |
| Y: | 77.28 mm | Y: | 77.28 mm |


☐ Locked

Line width: 0.2 mm

Layer:  F.Cu

Buttons: Cancel, OK

正在建立文本对象

Graphical text may be placed by using the () icon in the right toolbar or by keyboard shortcut **Ctrl** + **Shift** + **T**. Click to place the text origin, and then edit the text and its properties in the dialog that will appear:

Text Properties

Text:

My Text

☐ Locked

Layer:

User.Eco1

Width:

1

mm

☐ Italic

Height:

1

mm

Justification: Center

Thickness:

0.15

mm

Orientation: 0

Position X:

158

mm

☐ Mirrored

Position Y:

90

mm

Cancel

OK

Text may be placed on any layer, but note that text on copper layers cannot be associated with a net and cannot form connections to tracks or pads. Copper zones will fill around the rectangular bounding box of text objects.

铜板轮廓 (铜切割)

KiCad 使用 `Edge.Cuts` 上的铜形对象来定义铜板的轮廓。铜廓必须是一个铜封铜的形状，但可以由不同铜型的铜形对象铜成，如铜和弧，或者是一个铜一的铜象，如矩形或多铜形。如果没有定义铜路板的铜廓，或者铜路板的铜廓无效，那么一些功能，如 3D 铜看器和一些铜计铜的铜铜将无法铜作用。

铜注

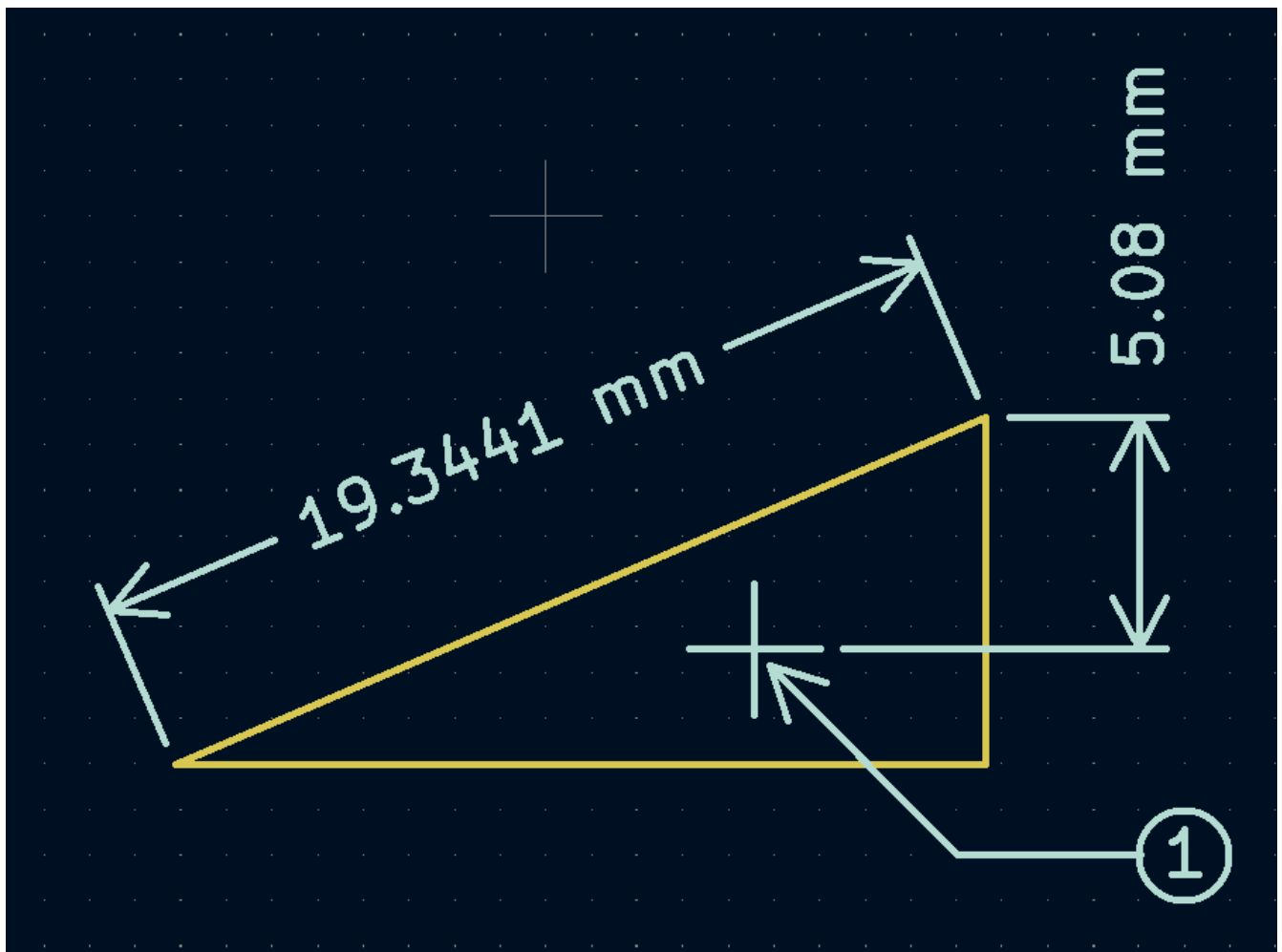
铜注是用于铜示铜量铜或铜电路板铜计上的其他铜铜的铜形铜象。它铜可以被添加到任何铜铜中，但通常被添加到用铜之一。KiCad 目前支持四种不同铜型的铜注：铜铜正交、中心和引铜


铜铜铜注 (铜) 表示两点之铜距离的铜量。铜量铜是铜接铜两个点的铜铜铜注铜形与铜铜保持平行。

正交铜注 (铜) 也铜量两点之铜的距离，但铜量铜是 X 铜或 Y 铜铜铜铜铜些铜注表示两点之铜距离的水平或垂直分量。铜建正交铜注铜在铜铜要铜量的两个点后，可以根据放置铜注的位置铜铜要用作铜量铜的铜

中心铜注 (铜) 铜建一个十字铜铜来指示一个点或铜或弧的铜心。

引铜铜注 (铜) 铜建一个箭铜铜将一条引铜铜接到文本字段。此文本字段可以包含任何文本以及文本铜铜的可铜铜形或矩形框。铜种铜型的铜注通常用来提醒人铜注意铜计的某些部分，以便在制造铜明中参考。



创建一个标注后，可以修改其属性（ E）以改变显示数字的格式以及文本和箭头的格式。

NOTE

您可以在电路板放置框的文本和箭头默认部分自定义新标注对象的默认格式。

标注属性

×

标注格式

值：

115.5700

☐ 覆盖值

单位：

mm

前缀：

单位格式：

1234 mm

后缀：

精度：

0.0000

层：

User.Eco1

☐ 隐藏尾随零

预览：

115.5700 mm

标注文本

宽度：

1.524

 mm

位置 X：

137.16

 mm

高度：

2.032

 mm

位置 Y：

26.20772

 mm

粗细：

0.21082

 mm

位置模式：

外部

☐ 斜体

方向：

0.0

☐ 镜像

☒ 与标注保持对齐

对齐：

居中

标注线

线粗细：

0.21082

 mm

箭头长度：

1.27

 mm

尺寸界线偏移：

0

 mm

确定

取消

标注格式

覆盖 启用后，您可以直接在 值 字段中输入量而不是量。

前 此输入的任何文字都将显示在量之前。

后 此输入的任何文字都将显示在量之后。

层：标注对象存在的层。

单位：显示量的单位。当更改路板的器示单位时，单位会自动致注单位生变化。

单位格式：从几种内置的单位示格中。

精度：要显示多少位的精度。

标注文本

大多数标注文本与其他形文本象的相同（上面的形象部分）。也有一些特殊的适用于标注文本：

定位模式：是手动放置标注文本，是自使其与注量。

与注 开启后，标注文本的方向会自动整，使文本与量平行。

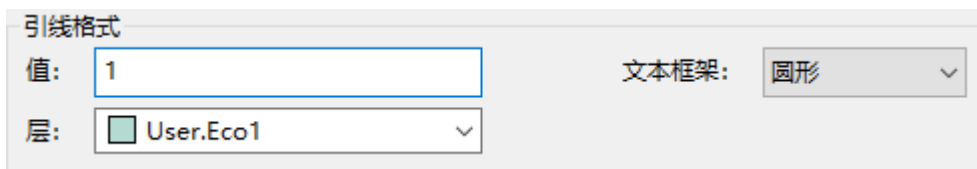
注

条粗 设置构成注形状的线形的粗细

注界偏移：设置量点到注界起点的距离。

箭度：设置注的形状的箭段的度。

引线



输入要在引行末尾示的文本。

文本框架：所需的文本周围的界（形、矩形或无）。

布

KiCad 具有交互式布器的功能：

- 允和差分行手或拖（半自）布
- 可通过以下方式修改有计：
 - 拖有布重新布有布
 - 拖封装重新布接到封装的布
- 允通插入蛇形 + 来整布度和差分偏移（相位）具有格序要求的计整布形状


默认情况下，布器在放置布尊重配置的计新布的尺寸（度）将取自计在确定新布和孔的放置位置布器将尊重计中置的隙。如果需要的可以通过使用高亮冲突布器模式和打开布器置中的允 DRC 来禁用种行下文）。

布器有三种模式，可以随布器模式用于布新布但也用于使用拖（D）命令拖有布 些模式是：

- **高亮冲突**：在此模式下，大部分布器功能被关布完全手布冲突（隙）将以色高亮，如果存在冲突，新布的布无法修复，除非打开了允 DRC 冲突 在此模式下，一次最多可以放置两个布段（例如，一个水平段和一个角段）。
- **推**：在此模式下，被布的段将无法移的障碍物（例如，和定的布/孔孔）和 推 障碍，些障碍物可以移开。布器在此模式下防止反 DRC：如果无法布到不反 DRC 的光位置，不会建新的布
- **走**：在此模式下，布器的行与推模式相同，只是不会移障碍物。




使用哪种模式是一个偏好 于大多数用我建使用推模式以得最高效的布体 或者，如果您不希望布器修改未被布的段，建使用走模式。注意，推和走模式始建水平、垂直和 45 度 (H/V/45) 布段。如果需要使用 H/V/45 以外的角度布段，必使用高亮碰撞模式，并在交互布器置框中启用自由角度模式


有五个主要的布功能。布差分布整度、整差分度和整差分的偏移（相位）。所有些都存在于部工具上的路由菜下拉菜（独）和部工具上的两个重中，在右的部工具上。上面介了重的使用。一个用于两个布功能，一个用于三个功能。此外，布菜允置和交互式布器置。


要布网点布网，从工具或从部件工具布网下) 或使用 。点一个起始位置，网要布的网并开始布网。被布的网会自高亮显示，网的允许隙会在被布的网端周用灰色的轮廓表示。可以通过改“偏好设置”框中的“隙轮廓”置来禁用隙轮廓。



NOTE

隙轮廓示从布网到 PCB 上任何其他的最大隙。可以使用自定义计不同象指定网的不同隙。布器将考些隙，但直地示最大距。

当布器于活状态将从布起点到器光制新的段。些段是未固定段 (*unfixed temporary*) 象，它示当您使用左或  来固定布 (*fix the route*) 将建哪些段。非固定布段以比固定布段更亮的色示。当您使用  或通过另一个工具退出布器将只保存固定布段。完成布操作() 将固定所有布并退出布器。

在布网可以使用撤消最后一个布段命令() 取消固定最近固定的布网您可以重复使用此命令以后退已固定的布网。

在以前的 KiCad 版本中，使用鼠左或  来固定已布的段会固定所有段，但不包括鼠光位置束的段。在 KiCad 6 中，种行是在是可的，默认情况下，所有的段 包括在鼠光位置束的段都会被固定。通过在交互式布器置框中禁用“点后固定所有段”可以恢复旧的行。

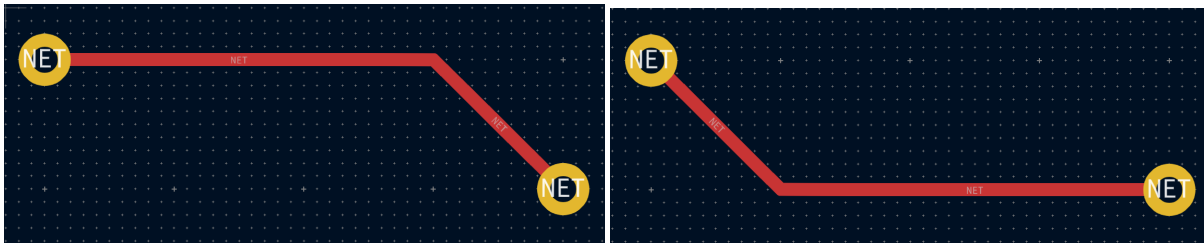
布网可以按住  禁用网格捕捉，按住  禁用和孔等象的捕捉。

NOTE


也可以通过更改首框的磁吸点首来禁用象的捕捉。我建您在一般情况下保持后用象捕捉，就不会意外地在或孔上略微偏离中心束布网。

布形

在垂直(H) / 水平(V) / 45 度模式下布网形是指一两个段如何接个 H/V/45 度段无法到达的两个点。在这种情况下，些点将由一条水平或垂直段和一条角 (45度) 段接。形指的是些段的序：是水平/垂直段是角段在前。



KiCad 的布器根据一系列因素自最佳形一般来，布器会最大限度地减少路中的拐角数量，并尽可能避免“坏”拐角(如角)。当从布或布到 KiCad 将路与最的形。

在某些情况下，KiCad 无法正确猜您想要的形要在布切布的形使用切布形命令()。

在没有明的“最佳”形的情况下(例如，从孔开始布网)，KiCad 将使用鼠光的移来形如果希望布从直(水平或垂直)段开始，在水平或垂直方向上将鼠从起始位置移开。如果您希望布以角开始，沿角方向移一旦光与布起始位置相距足形就会被定，并且除非光回到起始位置，否不会再更改。可以在交互式布器置框中禁用从鼠光移形如下所述。

NOTE

如果使用切布形命令覆盖 KiCad 的形在当前布操作的其余部分中，将禁用从鼠移自形体。


布角模式

当以 H/V/45 模式布 KiCad 的布器可以放置尖角或角的布。要在尖角和角之切使用布拐角模式命令 (`Ctrl + /`)。使用角布每个布步将放置直线段、一个弧或同时放置直线段和弧。布形决定首先放置弧是直线段。

所需布后，可以在布后使用角布命令布拐角行角理。

NOTE 尚不支持使用弧拖布。当拖布或在推模式下由布器移布弧将回角。

布度

被布的段的度是通过以下三种方式之一来确定的：如果布的起点是有段的点，并且部工具上的  按钮被启用，度将被置有布的度。否则如果部工具中的布度下拉菜单被置 "使用网度" 度将取自被布的网或任何网指定不同度的自定义计例如在凹陷区域内)。最后，如果布度下拉菜单被置板框中配置的自定义布尺寸之一，将使用度。

NOTE 布度永远不能低于在板框的束部分中配置的最小布度。如果添加的定义度低于此最小束，将使用最小束。

KiCad 的布器支持活路的布度。句要在段中改度，你必须束路然后从上一条段的末端重新开始一条新的段。要改活段的度，可使用 `W` 和 `Shift + W`，在板框中配置的布度中逐步行。

放置孔

在布段切会在当前（未固定）段的末端插入一个孔。一旦你放置了孔，布将新上行。有几种方法可以一个新并插入孔：

- 使用特定的如 `PgUp` 或 `F.Cu` 或 `PgDn` 或 `B.Cu`。
- 通过使用 "下一" 或 "上一" (`+` 和 `-`)。
- 通过使用 "放置孔" (`V`)，它将切到活中的下一。
- 通过使用 "并通孔放置" 操作 (`<`)，将打开一个框来目。

孔的尺寸将从激活的孔尺寸置中取，可通过部工具的下拉列表或增加孔尺寸 (`'`) 和减小孔尺寸 (`\`) 与布度非常相似，当通孔大小置 "使用网尺寸" 将使用 "板" 的 "网" 部分中配置的孔大小（除非被自定义计覆盖）。



如果在板框的束条件部分启用了微孔或盲/埋孔，就可以在布放置些孔。使用 `Ctrl + V` 来放置微孔，`Alt + Shift + V` 来放置盲/埋孔。微孔只能被放置在接一个外和相的位置。盲孔/埋孔可以放置在任一上。

布器放置的孔被认是已布段的一部分。意味着孔网可以自更新（就像段网——例如，当从原理中更新 PCB 改了段的网名。在某些情况下，可能是不需要的，例如在建戳孔于特定的孔，可以通过关孔属性框中的 "自更新孔网" 复框来禁用孔网的自更新。使用 "添加独立孔" 工具放置的孔在建禁用置。

差分布

KiCad 中的差分被定义具有共同的 基数名称和正后的网路。KiCad 支持使用 `+` 和 `-`，或者 `P` 和 `N` 作后例如，`USB+` 和 `USB-` 构成一差分，`USB_P` 和 `USB_N` 也是如此。在第一个例子中，基本名称是 `USB`，第二个例


子中是 USB_。后式不能混合：网路 USB+ 和 USB_N 不构成差分。确保你在原理中相应地命名你的差分网，以便在 PCB 器中使用差分布器。

要差分行布，点布差分（ 从工具或从部工具 布下）或使用 。点一个孔或有差分段的末端，开始布。你可以从差分的正网或网开始布。




NOTE



目前不可能在有差分布的中开始差分行布。

差分布器将用计中的隙布（差分隙可以在路板置框的网部分中配置，也可以通过使用自定义计来配置）。如果布的起始或束位置与配置的隙不同，布器将建一个短的“扇出”部分，以最大限度地短差分未耦合的布度。


当交或使用放置孔（）操作，差分布器将建两个相的孔。些孔将被放置在尽可能靠近彼此的位置，同遵守和孔到孔隙的计。


修改布


段被布后，可以通过移或拖来修改它，或者除并重新布。当一个段（）可以用来将范围大到所有接的段。第一次按下  将与或孔最近的接点之间的段。第二次按  将再次大范围包括所有上与所段相的所有段。用种技，段可以用来快速除整个布网。

有两种不同的拖命令可用于修改布段。拖（45 度模式）命令（）用于通布器拖布。如果布器模式置推，使用此命令拖将推附近的布。如果布器模式置走，使用此命令拖将障碍物或停在障碍物。拖自由角度命令（）用于将布段一分二，并将新角点拖到任何位置。拖自由角度的行似于高亮碰撞布器模式：不会避开或推障碍物，只会高亮。

NOTE







目前不能拖包含弧的布。在某些情况下，拖些布会致弧被除。可以通过中特定弧并使用拖命令（）来整其大小。使用此命令整弧大小不行 DRC。

移命令（）也可以在段上使用。命令将拾取定的段，而忽略任何未被中的附加段或孔。使用移命令移段不会行 DRC。

在移封装的同，可以附着在封装上的段行重新布。要做到一点，在了一个封装的情况下使用拖命令（）。任何以封装的一个点的段都将与封装一起被拖。个功能有一些限制：它只在高亮冲突模式下运行，所以附着在封装上的段不会障碍物或将附近的段推开。此外，只有以封装的点的段才会被拖。穿或在原点以外的上束的段将不会被拖。

可以使用布和孔框修改布的度和孔的大小，而无需重新布有关信息，参下面关于批量工具的部分。

度整

度工具可用于在布后段添加蛇形形状。要整段的度，首先要挑合适的度工具。工具（ 或 ）将添加蛇形，使的度达到目。差分工具（ 或 ）将差分做同的事情。差分偏斜整工具（ 或 ）将差分中短的成增加度，以消除差分正两的偏斜（相位差）。与“布”可以在部工具的“布”菜下拉框和右的工具中找到。

要度整工具的目的度，在激活度整工具后，从上下文菜或使用  打开“度整置”框：



此对话框可用于配置曲折形状的大小、形状和间距。

配置好目标长度后，在你希望开始放置蛇形形状的区域点击一个布片，沿着该段移动鼠标，蛇形形状就会被添加。光标旁边会出现一个状态窗口，显示布的当前长度和目标长度。再次点击完成放置当前的蛇形布片。如果需要，可以在同一条布片上放置多条蛇形布片。

NOTE | 长度调整工具支持调整两个点之间的点网格的长度。尚不支持调整具有不同拓扑的网格长度。

交互式布片设置

交互式布片器可通过路径菜单或通过右侧工具中的布片按钮来调整某些位置控制布片和拖拽有布片的布片行。



| 位置 | 说明 |
|--------------|---|
| 模式 | 位置用于新建布线和拖拽有布线的路由器的操作模式。有关更多信息，请参考上面的内容。 |
| 自由角度模式 | 允许以任何角度布线而不是以 45 度增量布线。当布线模式位置突出显示高亮冲突时此模式才可用。 |
| 避开障碍物 | 在推模式模式下，允许布线在中心障碍物（如孔）后面移动碰撞布线。 |
| 移除多余的布线 | 自动删除在当前布线中构建的回路，保留回路中最近布线的部分。 |
| 简化连接 | 启用此位置交互式布线器在退出和孔避免拐角和其他不需要的布线。 |
| 平滑拖拽段 | 拖拽布线会将布线段合在一起，以最大限度地减少方向更改。 |
| 允许反 DRC | 在高亮碰撞模式下，允许放置反 DRC 的布线和孔。在其他模式下不起作用。 |
| 简化正在拖拽的布线 | 启用后，拖拽布线段将导致 KiCad 简化屏幕上可见的其余布线。简化程序去除了不必要的拐角，避免了拐角，通常会找到布线的最短路径。禁用不会正在拖拽的部分之外的布线行任何简化。在拖拽布线的简化布线。 |
| 使用鼠标路径设置布线形状 | 根据鼠标路径从布线起点位置拾取布线形状。如果鼠标从开始位置开始主要沿角度移动，形状将设置角度起点；如果鼠标主要水平或垂直移动，形状将设置垂直起点。当鼠标离开布线起始位置很远时，形状估计就会被固定，并且可以通过移回起始位置来解。 |
| 点固定所有段 | 启用时在布线上将固定已布线的的所有布线段的位置，包括在鼠标光标束的段。新的段将从鼠标光标位置开始。禁用时最后一个段（在鼠标光标束的段）将不会固定在适当位置，可以通过进一步的鼠标移动进行调整。 |

向前和向后批注

NOTE

TODO：写下——

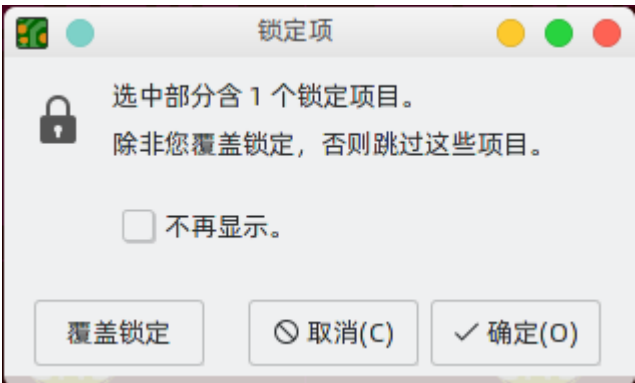
位置重新批注

NOTE

TODO：写下——

固定

大多数对象可以通过其属性框、右键上下文菜单或使用 "切固定" 按钮 (L) 来固定。被固定的对象不能被删除除非编辑器中的 "被固定的目标" 复选框被启用。移动固定的目标将导致一个警告框：



在个框中 "覆盖" 将允移定的目。 "确定" 将允你在中移任何未上的目；留下定的目。 "不再示" 将使你在剩下的会中住你的

批量工具

| | |
|------|---------|
| NOTE | TODO：写下 |
|------|---------|

清理工具

| | |
|------|---------|
| NOTE | TODO：写下 |
|------|---------|

正在入形

| | |
|------|---------|
| NOTE | TODO：写下 |
|------|---------|

从 DXF 和 SVG 文件入矢量


| | |
|------|---------|
| NOTE | TODO：写下 |
|------|---------|

正在入位像

| | |
|------|---------|
| NOTE | TODO：写下 |
|------|---------|

PCB 规则

测量工具


测量工具允许您在 PCB 上的各点之间进行距离和角度测量。要激活该工具，请点击右侧工具栏中的  或使用 **Ctrl + Shift + M**。一旦该工具被激活，点击一次以设置测量起点，然后点击一次以完成测量。

NOTE

测量工具用于不需要永久显示的快速测量。您所做的任何测量都将仅在该工具处于活动状态时显示。要创建将在打印输出和打印中的永久性尺寸标注，请使用尺寸标注工具。

设计规则检查器

设计规则检查器用于检查 PCB 是否符合 PCB 规则设置框中建立的所有要求，以及所有元件是否按照网表或原理图连接。KiCad 可以在布线阶段自动防止一些违反规则的行，但许多其他的行是无法自动防止的。这意味着在 PCB 制造文件之前，必须使用设计规则检查器。

要使用设计规则检查器，请点击部件工具栏中的  或者从菜单中选择设计规则检查器。



DRC 控制窗口的部分部分包含一些控制设计规则检查器的选项

重新填充所有敷铜后再运行 DRC：启用后，每次运行 DRC 时都会重新填充敷铜。如果未手动重新填充敷铜，禁用此选项可能会导致 DRC 失败。

报告每个布铜的所有间隙 启用后，将报告每个铜段的所有间隙。禁用此选项将只报告第一个间隙。启用此选项将导致 DRC 运行速度变慢。

PCB 和原理图之间的奇偶校验 启用后，DRC 除了 PCB 设计外，还将原理图和 PCB 之间的差异。在独立模式下运行 PCB 设计器不起作用。

运行 DRC 后，任何违规行为都会显示在 DRC 控制窗口的中间部分。违反未连接的焊盘以及原理图和 PCB 之间的差异会显示在三个不同的表中。列表下面的控件可以用来显示或隐藏项目取决于其严重程度。在运行 DRC 后，可以使用保存按钮建立一个文本格式的警告文件。



每行涉及 PCB 上的一个或多个对象。在表中，涉及的对象列在章节下面。点列表中的行将移动到 PCB 设计器的受影响区域居中。点章所涉及的对象之一将突出显示。

右列表中的行将打开一个上下文菜单，其中包括排除所选行的额外操作。除非 DRC 控制窗口底部的“排除”复选框被激活，否则排除的行反将被隐藏。被排除的行在 DRC 运行期间会被冻结。

间隙和约束解析

间隙和约束解决工具允许你哪些间隙和约束适用于特定的项目。当设计具有复杂设计的 PCB 时，有些工具可以提供帮助，因为在某些情况下并不清楚哪些适用于某个对象。

要两个对象之间的适用的间隙，两个对象并从菜单中分辨率。间隙报告框将显示每个对象之间的所需的间隙，以及生成间隙的设计。



要适用于一个对象的约束，将它并从菜单中约束解析。约束报告框将显示适用于对象的任何约束。




3D 查看器

NOTE

TODO：写下——

网表器

网表器允许你查看电路板中所有网表的数据。要打开网表器，点击外面板中的网表部分部的  或者从菜单中打开网表器。

网络检查

网络名称筛选:

显示 0 焊盘网络

分组依据:

通配符

| 网络 | 名称 | 焊盘计数 | 过孔计数 | 过孔长度 | 布线长度 |
|-----|----------|------|------|-----------|------------|
| 001 | /8MH-OUT | 2 | 0 | 0.0000 mm | 15.7661 mm |
| 002 | /ACK | 2 | 0 | 0.0000 mm | 11.9103 mm |
| 003 | /AUTOFD- | 2 | 0 | 0.0000 mm | 15.6008 mm |
| 004 | /BIT0 | 2 | 0 | 0.0000 mm | 12.7361 mm |
| 005 | /BIT1 | 2 | 0 | 0.0000 mm | 9.2710 mm |
| 006 | /BIT2 | 2 | 0 | 0.0000 mm | 12.1665 mm |
| 007 | /BIT3 | 2 | 0 | 0.0000 mm | 9.2099 mm |
| 008 | /BIT4 | 2 | 0 | 0.0000 mm | 9.4378 mm |
| 009 | /BIT5 | 2 | 0 | 0.0000 mm | 13.0082 mm |
| 010 | /BIT6 | 2 | 0 | 0.0000 mm | 10.7222 mm |
| 011 | /BIT7 | 2 | 1 | 1.5450 mm | 24.1561 mm |

+

创建报告...

确定

点网列表中的一个网会在路板上高亮显示网 列允许您按列网列表行排序。

分依据字段允许您将不同的网合在一起，并看合的网的度。例如，如果您有两个名 DATA0 和 DATA0_EXT 的网使用 DATA0* 的分依据将建一个包含两个网的 通 将分依据模式从通配符更改 RegEx (正表达式)，可以建更复的分 分依据模式的子字符串 (Substr) 体将以不同方式匹配模式的每网建

例如，如果您有 U1D+，U1D-，U2D+ 和 U2D-，分模式 U*D 将在通配符模式下匹配所有四个网建一个一的 U*D。在通配符字符串模式下，它将匹配所有四个网但建两个不同的 U1D 和 U2D。

计数和孔计数 示网 上 (表 和通孔) 和孔的数量。孔度 示每个孔的高度 (不包括孔 接到哪些)。句 孔度等于孔计数乘以路板的度。布度 表示一个网中所有布段的度，不考拓扑。芯片度 示网 上的 置的所有 到芯片度的和。

NOTE

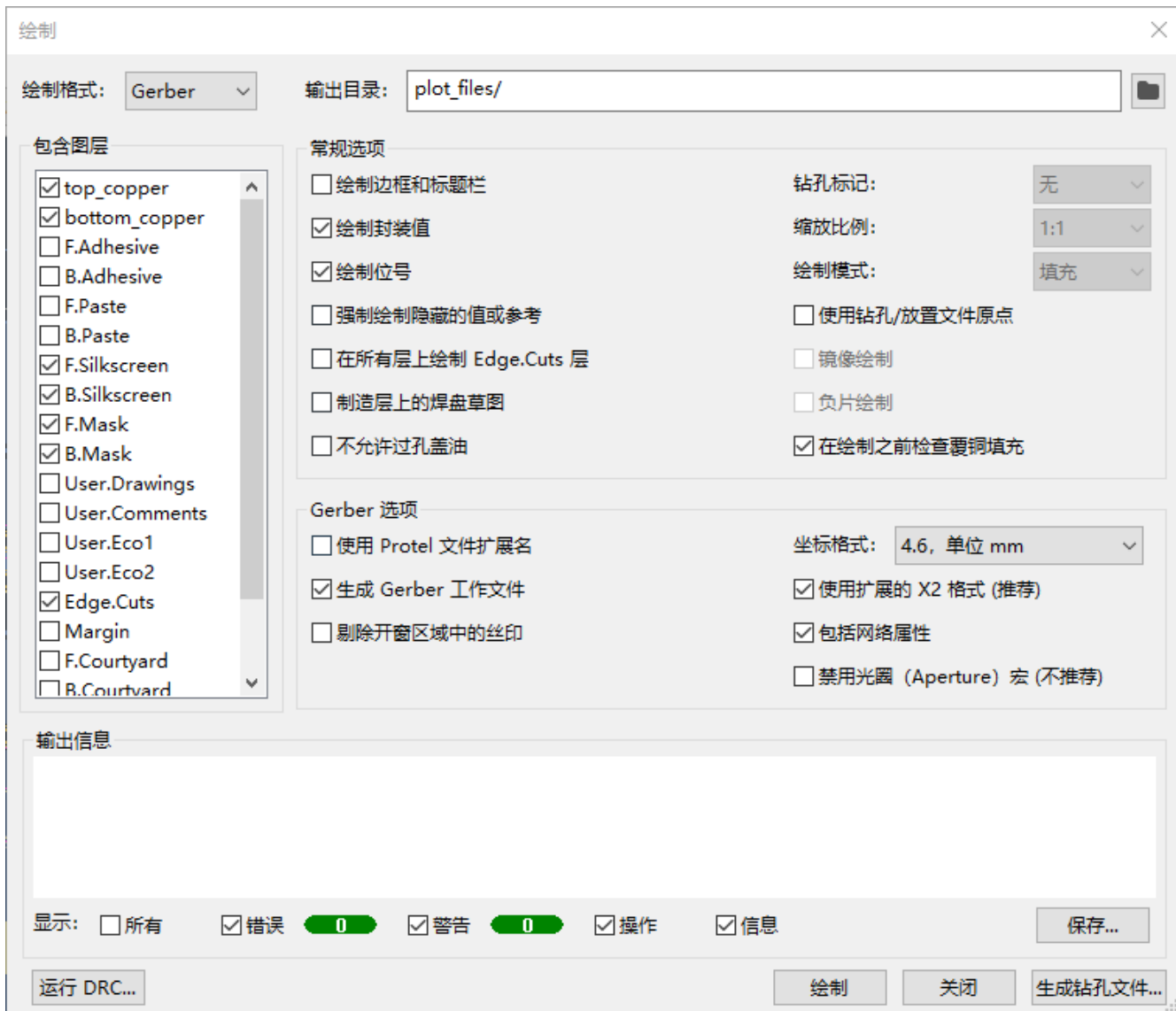
网器中示的度不同于度整工具中示的度，因网器示 接到网的所有布的 和，而度整工具示最近的两个 或分支孔之 的距离。有关度整工具的更多信息，参布部分。

生成与输出

KiCad 可以生成和输出多种不同格式的文件，输出制造 PCB 和与外部器件的接口很有用。输出功能可在文件菜单的几个不同部分中找到。制造输出部分包含输出制造 PCB 所需的最常用操作。输出部分包含生成可由外部器件读取的文件的工具。输出功能允许你以各种格式输出 PCB 的 2D 数据。打印功能允许你将 PCB 的数据送到 2D 打印机上。

制造输出和输出制

KiCad 使用 Gerber 文件作为其 PCB 制造的主要文件格式。要创建 Gerber 文件，从文件菜单中打开输出框，或从文件菜单的制造输出部分打开 Gerbers。输出框将打开，允许你配置和生成 Gerber 文件。



输出制

包含 列表表中是否启用了您的 PCB 板上使用的每一层。将不打印禁用的层。

输出目录 指定打印文件的保存位置。如果是相对路径，它是相对于工程目录建立的。

打印框和输出 如果启用，将在每个层上打印输出框和输出打印 Gerber 文件。通常禁用此功能。

输出封装 如果启用，每个封装的字段将输出在其所在的任何层上（除非特定封装的字段可被禁用）。

制位号：如果启用，每个封装的位号字段将制在其所在的任何上（除非特定封装的字段可性被禁用）。

制制不可/位号：如果启用，将制所有封装和位号，即使其中一些字段禁用了字段可性。

在所有上制 Edge.Cuts：如果启用，Edge.Cuts(路板廓) 将添加到所有其他 向您的制造商咨 了解此 置 于其制造程的正确 是多少。

制造上的草 如果启用，制造 (F.Fab, B.Fab) 上的封装 将制未填充的廓，而不是填充的形状。

勿覆盖孔：如果启用，孔将不会覆盖在阻 (F.Mask、B.Mask) 上。如果禁用，孔将由阻 (油) 覆盖。

NOTE

KiCad 不支持覆盖或开窗特定孔。覆盖只能是全局控制的(一板上的所有孔)。

孔 于 Gerber 以外的格式，可以在所有孔的位置制 孔 可以按成品孔的 尺寸 (直径) 上建，也可以在更小的尺寸上建。

放： 于支持非 1:1 放的打印格式，可以置打印比例。自 放 置将 放 以适合指定的面大小。

制模式： 于某些制格式，填充的形状可能只被制成廓（草模式）。

使用孔/放置文件原点：启用后，制文件的坐原点将是路板器中置的孔/放置文件原点。禁用坐原点将是 原点 (框的左上角)。

像制：当置 于某些制格式，可能会水平像出。

片制： 于某些制格式，可能会将 出置 片模式。在此模式下，将路板廓内的空白区域制形，并在 PCB 中存在象的位置留下空白区域。

制前敷填充：启用后，将在生成 出之前敷填充 (如果期重新填充)。如果禁用此制 出可能不正确！

Gerber

使用 Protel 文件展名：启用后，制的 Gerber 文件将使用基于 Protel (.GBL、.GTL 等) 的文件展名命名。当禁用 文件将有 .gbr 的展名。

生成 Gerber 作文件：开启后，Gerber 作文件 (.gbrjob) 将与任何 Gerber 文件一起生成。Gerber 作文件是 Gerber 格式的展，包括有关 PCB 材料和表面理的信息。有关 Gerber 工作文件的更多信息， 接：<https://www.ucamco.com/en/gerber/gerber-job-file>[Ucamco 网站]。

坐格式：配置坐在制的 Gerber 文件中的存方式。咨您的制造商，了解他 此 的推荐置。

使用展 X2 格式：启用后，制的 Gerber 文件将使用 X2 格式，其中包括有关网表和其他展属性的信息。此格式可能与某些制造商使用的旧版 CAM 件不兼容。

包含网表属性：启用后，制的 Gerber 文件将包含可用于在 CAM 件中计的网表信息。禁用 X2 格式模式 此信息将作注 包含在 Gerber 文件中。

禁用光圈宏：启用后，所有形状将作基元制，而不是使用光圈宏。此置 在制造商要求 用于与旧的或有 的 CAM 件兼容。

Postscript

比例因子：控制如何将路板文件中的坐 放到 PostScript 文件中的坐 X 和 Y 比例因子使用不同的 将致拉伸/扭曲的 出。 些因素可用于校正 PostScript 出 中的放，以 精确放 出。

布度校正：控制 PostScript 文件从布孔和的大小中添加 (如果数，减去) 的全局系数。此系数可用于正 PostScript 出中的以精确的比例出。

制 A4 出：启用后，生成的 PostScript 文件将 A4 大小，即使 KiCad 电路板文件大小不同。

SVG

位：控制 SVG 文件中使用的位。由于 SVG 格式没有指定的位系因此您必使用与入到其他件要使用的位置相同的位置行出。

精度：控制将使用多少个有效数字来存坐

DXF

使用形目的廓制形目：DXF 文件中的形形状没有度。此控制如何将 KiCad 电路板中具有度 (厚度) 的形形制到 DXF 文件。启用此后，将制形状的外廓。禁用此将打印形状的中心 (并且形状的厚度在生成的 DXF 文件中不可)。

使用 KiCad 字体制文本：启用后，KiCad 计中的文本将使用 KiCad 字体制形形状。禁用文本将作 DXF 文本象制，它将使用不同的字体，并且不会以与 KiCad 电路板器中示的完全相同的位置和大小示。

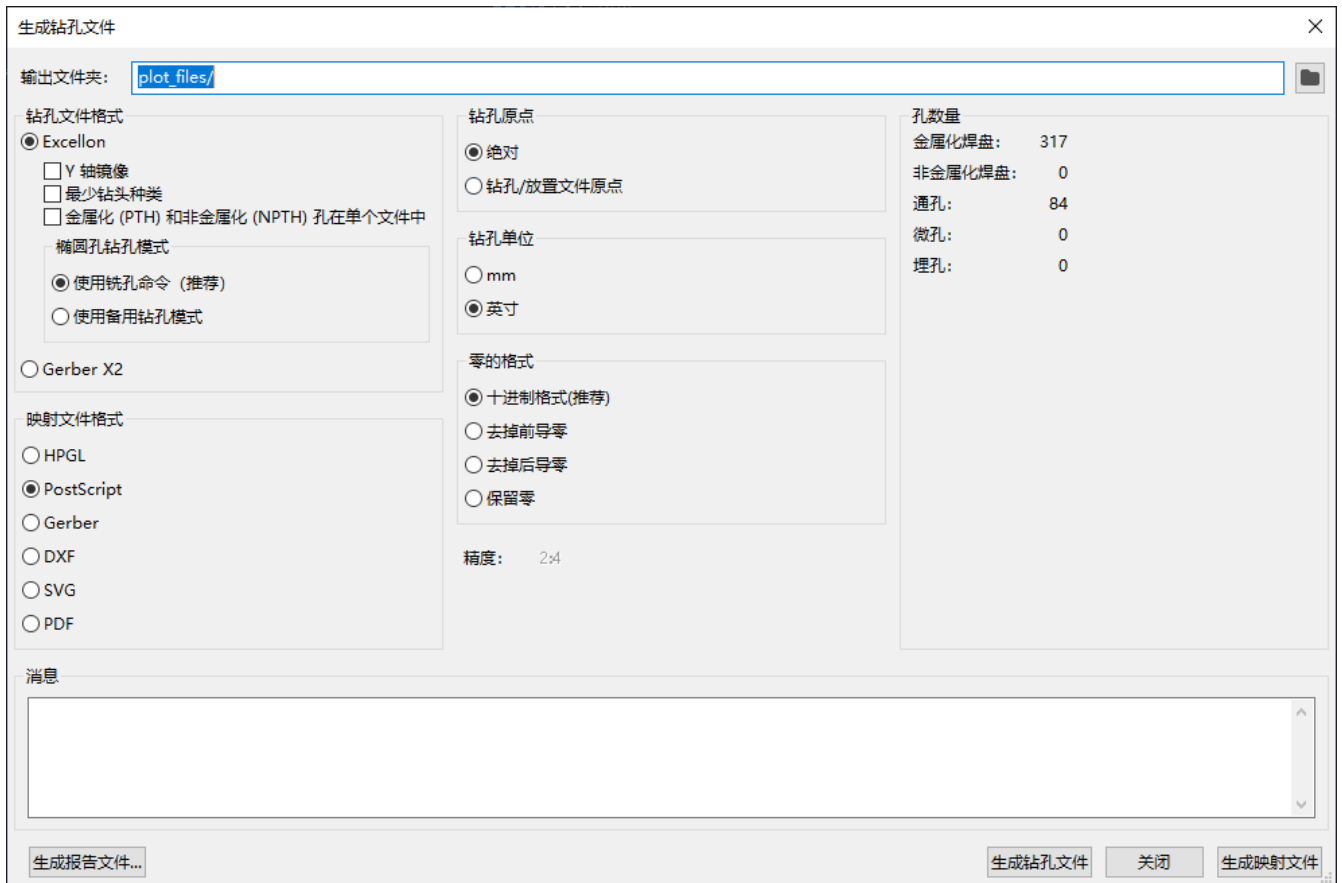
出位：控制将在 DXF 文件中使用的位。由于 DXF 格式没有指定的位系因此您必使用与入到其他件要使用的位置相同的位置行出。

HPGL

默认笔尺寸：控制用于建形的笔尺寸。

孔文件

KiCad 可以生成大多数 PCB 制造工所需的 Excellon 或 Gerber X2 格式的数控孔文件。KiCad 可以生成孔一个示孔位置的电路板形从 "制造出" 菜中 "生成孔文件" 来打开框：



输出文件 要保存生成的孔和映射文件的文件。如果输入相路径，它将相对于工程目录。

孔文件格式：是生成 Excellon 孔文件（大多数 PCB 制造商都需要）还是 Gerber X2 文件。

像 Y 是卓越文件，是否像 Y 坐标。当由第三方制造 PCB 通常不使用并且是为了方便自己制造 PCB 的而提供的。

最小 是 Excellon 文件，是否输出最小而不是完整的文件。除非制造商要求，否则不启用此。

PTH（孔）和 NPTH（非孔）文件：默认情况下，会在两个不同的 Excellon 文件中生成孔和非孔。启用此选项后，两个文件将合并为一个文件。除非制造商要求，否则不启用此。

孔模式：控制孔在 Excellon 孔文件中的表示方式。默认设置 **使用布命令** 于大多数制造商都是正确的。如果制造商要求，使用 **使用孔模式**。

映射文件格式：控制孔映射的输出格式。

孔原点：孔文件的坐标原点。将使用左上角的面原点。孔/放置文件原点将使用电路板计中指定的原点。

孔位：孔坐标和尺寸的位。

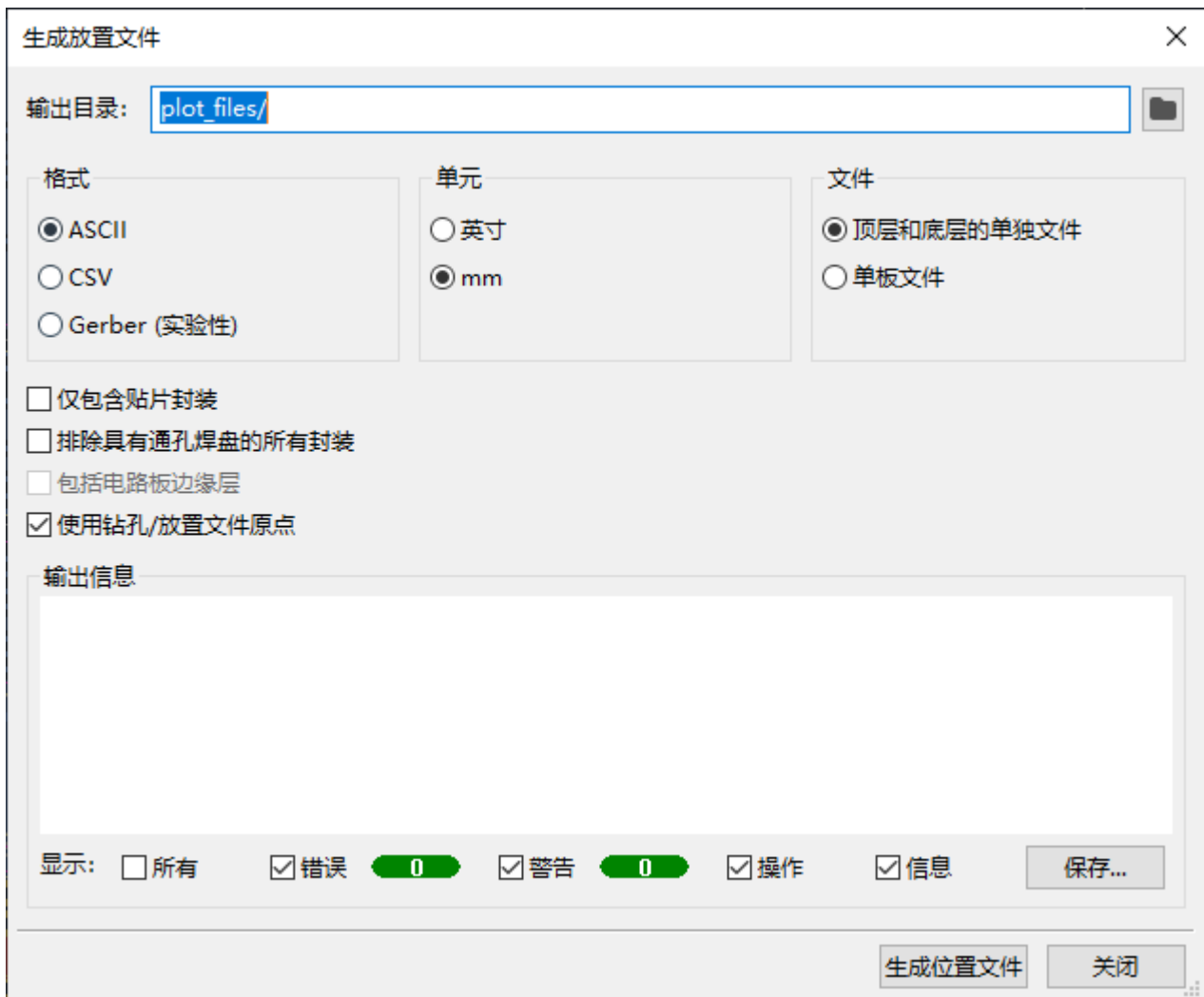
零的格式 控制 Excellon 孔文件中数字的格式。根据制造商的建议在此设置一个。

元件放置文件

元件放置文件是一种文本文件，它列出了电路板上的每个元件（封装）以及其中心位置和方向。这些文件通常用于提取板机行程，如果你订的是完全板的 PCB，你的制造商可能需要这些文件。

NOTE

如果生成的封装启用了“从放置文件中排除”封装将不会出现在生成的放置文件中。可用于排除不代表要装的物理元件的某些封装。



格式： 生成文本 (ASCII)、逗号分隔文本 (CSV) 或 Gerber 放置文件格式。

位： 在放置文件中元件位置的位。

文件： 是 PCB 板正面和背面的封装生成单独的文件，是生成一个合并两面的文件。

包括 SMD 封装： 启用时包括具有 SMD 制造属性的封装。与您的手工核对以确定是否将非 SMD 封装包括在位置文件中或将其排除在放置文件之外。

使用通孔排除所有封装： 启用时如果封装包含任何通孔即使其制造型 SMD，也将从放置文件中排除封装。

包括 PCB 轮廓： 用于 Gerber 放置文件，控制 PCB 轮廓是否包含在封装放置数据中。

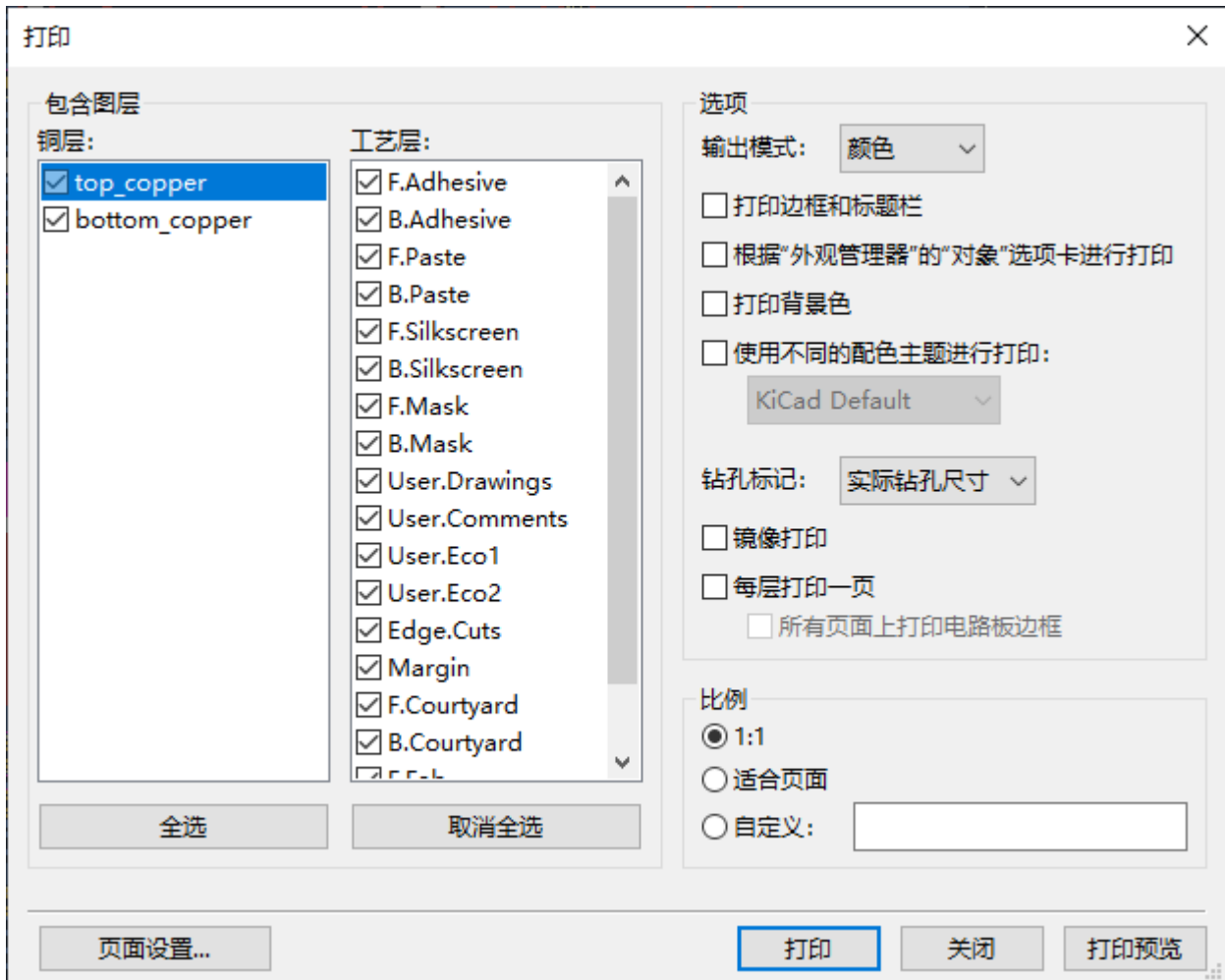
使用孔/放置文件原点： 启用后，元件位置将相对于 PCB 设计中设置的孔/放置文件原点。禁用时位置将相对于面原点 (左上角)。

外的制造出

KiCad 可以从 PCB 设计生成封装报告文件、IPC-D-356 网表文件和物料清单 (BOM)。某些出格式没有可配置的

打印

KiCad 可以使用文件菜单中的打印操作将 PCB 打印到打印机上。



包含 要包含在打印出的图中未包含的将不可见

输出模式： 以黑白或全彩方式打印。

打印边框和标题栏 启用后，将打印面边框和标题栏

根据外观管理器的对象选项卡打印： 启用后，任何隐藏在外面板的对象选项卡中的对象都将隐藏在打印图中。禁用如果在包含的区域中隐藏了某些对象所在的区域将打印某些对象。

打印背景色： 全彩色打印控制是否打印背景色。

使用不同的颜色主题进行打印： 当以全色打印此允许使用不同的颜色主题进行打印。禁用电路板器使用的颜色主题将用于打印。

孔 控制是以大小显示孔， 是以小的尺寸显示孔， 是将其隐藏在打印图中。

打印镜像： 启用后，打印图将被水平镜像。

每层打印一页 启用后，在包含区域中的每一层都将打印到独立一页 如果启用此 在所有面上打印电路板 控制是否将 Edge.Cuts 添加到每个打印面。

比例： 控制打印图相对于面置中配置的面大小的比例。

正在输出文件

KiCad 可以将电路板设计输出各种第三方格式，以便与外部件一起使用。 些功能可以在文件菜单的输出部分找到。

Specctra .DSN : 建立适合输入到某些第三方自布部件中的文件。此出器没有可配置的

| | |
|-------------|---------------------|
| NOTE | TODO : 文档 GenCAD 出器 |
|-------------|---------------------|

| | |
|-------------|------------------|
| NOTE | TODO: 文档 VRML 出器 |
|-------------|------------------|

| | |
|-------------|----------------------|
| NOTE | TODO: 把 IDF 出器的文档到里来 |
|-------------|----------------------|

| | |
|-------------|------------------|
| NOTE | TODO: 文档 STEP 出器 |
|-------------|------------------|

| | |
|-------------|-----------------|
| NOTE | TODO: 文档 SVG 出器 |
|-------------|-----------------|

| | |
|-------------|-------------------|
| NOTE | TODO: 文档 CMP 文件出器 |
|-------------|-------------------|

Hyperlynx : 建立适合输入 Mentor Graphics(Siemens) HyperLynx 模和分析件的文件。

封装和封装

管理封装

NOTE

TODO：写下

建和封装

NOTE

TODO：写下

自定义形状

封装属性

NOTE

在里提到网

封装向

有关建新的封装向的更多信息，参高主一章的脚本部分。

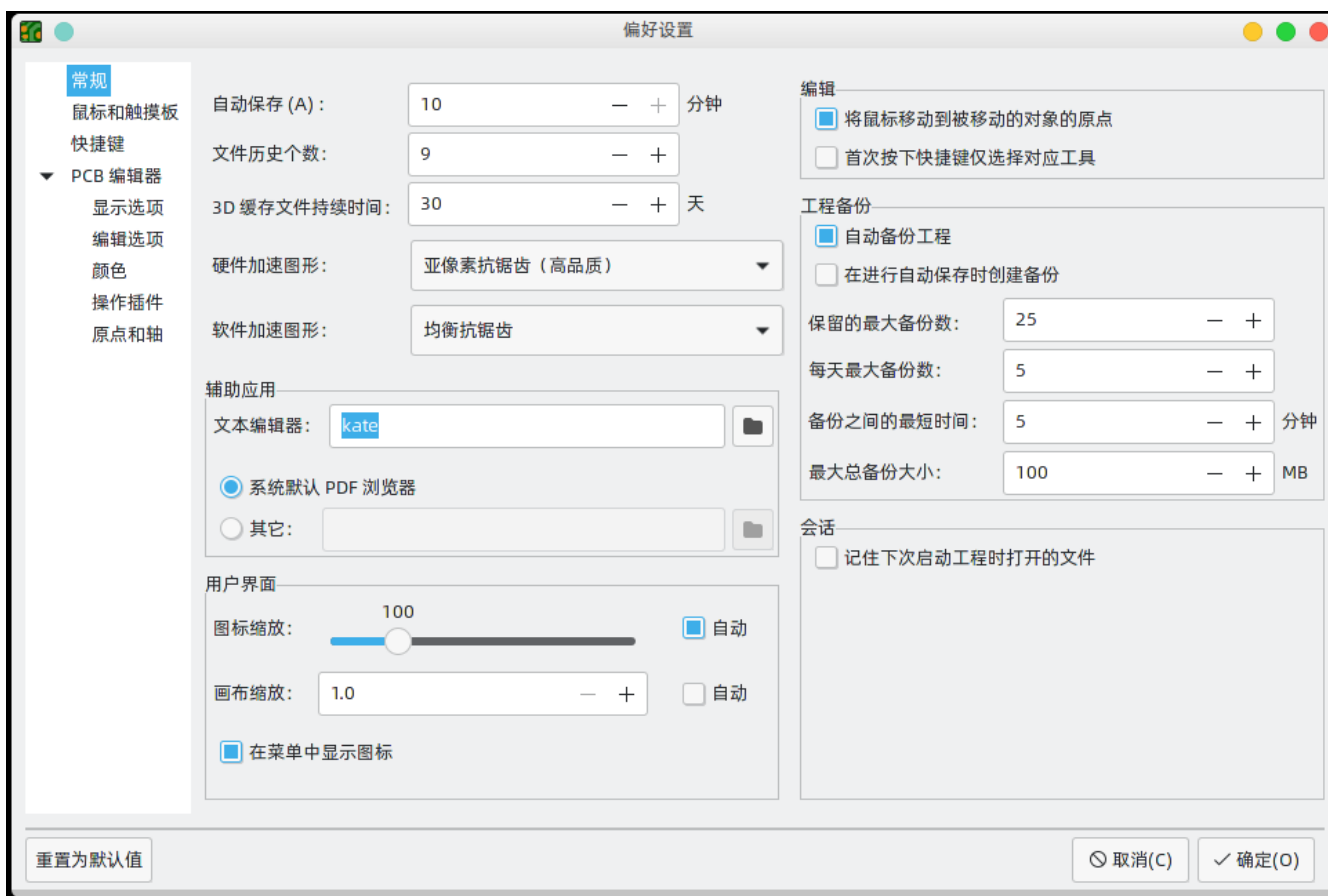
高主

配置和自定义

Pcbnew 有各种偏好设置，可以通过偏好设置对话框进行配置。与 KiCad 的所有部分一样，Pcbnew 的偏好设置存储在用户配置目录中，并且在 KiCad 次要版本之间相互独立，从而允许多个版本与独立的偏好设置并行运行。

偏好设置对话框的第一部分（通用、鼠标和触摸板以及快捷键）在所有 KiCad 程序之间共享。KiCad 手册中“通用偏好设置”部分介绍了其中一些部分。注意，尽管快捷键部分在所有程序之间共享，但有许多特定于 Pcbnew 的快捷键只有在 Pcbnew 运行时才会出现在列表中。

示例



渲染引擎：控制是否使用硬件加速图形或软件加速图形。

网格样式：控制如何绘制网格。

网格厚度：控制网格或网格点的粗细。

最小网格间距：控制两条网格之间的最小距离（以像素为单位）。无论当前的网格设置如何，都不会控制反此最小间距的网格。

捕捉到网格：控制何时将制和移动操作捕捉到活动网格上的坐标。“始终”将启用，即使网格处于隐藏状态；“当网格显示”将仅在网格可见时启用。

NOTE

按住 **Ctrl** 可以禁用网格捕捉。

光标形状：控制光标是制小十字准还是全屏十字准 (覆盖整个画布的一)。光标指示下一个或操作将生的位置，如果启用了捕捉，会捕捉到格位置。

始示十字准 控制是始示光标 是在或工具于活状态才示光标

网名称：控制是否在象上制网名称 些作指南，不会出在制造出中。

示号：控制是否在封装上制号

示 <无网> 指示器：控制是否用特殊指示没有网的

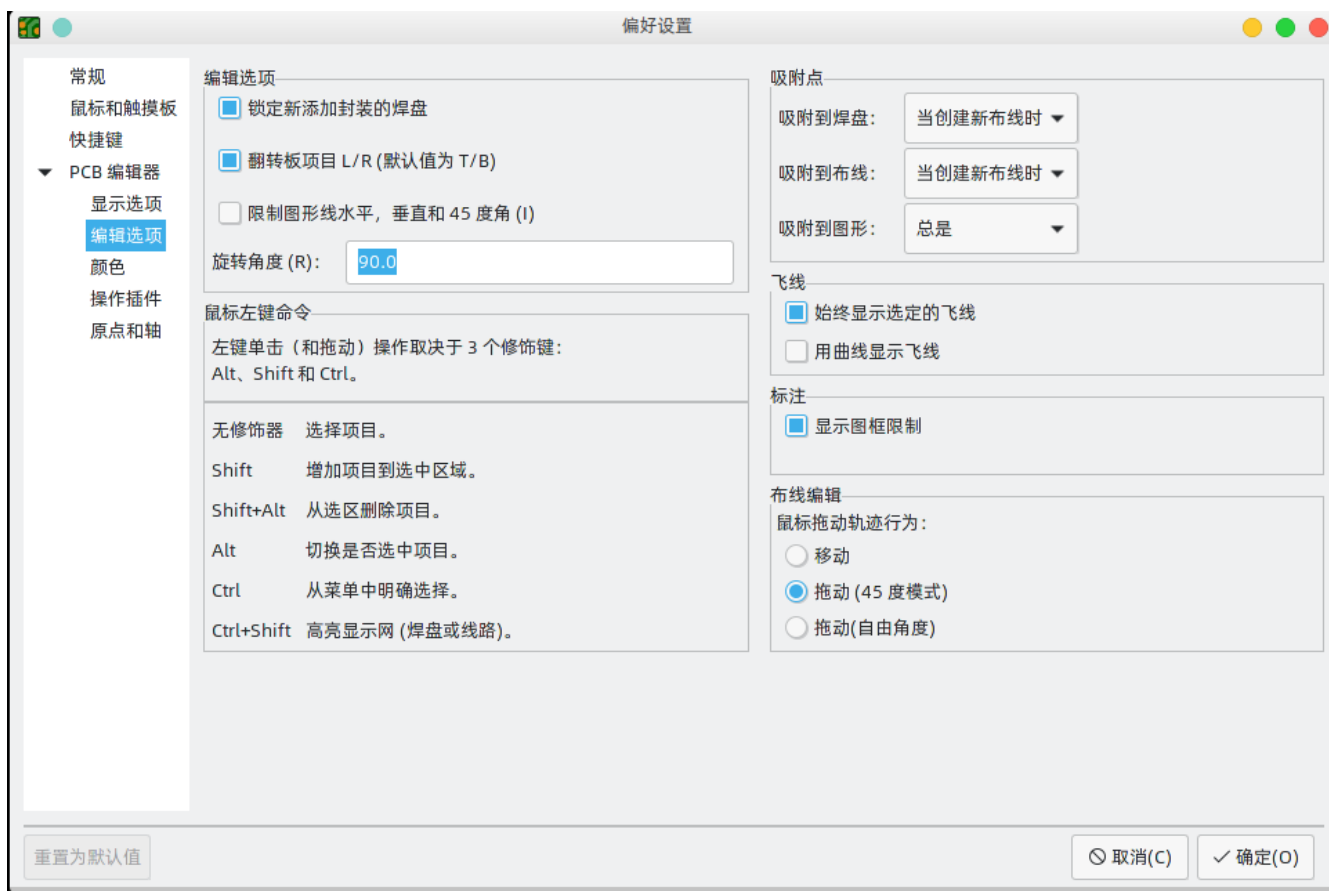
布隙：控制是否示布和孔周的隙廓。隙廓示象周的形状，表示与其他象之的最小隙，如束和计所定义。

示隙：控制是否示周的隙廓。

交叉探的居中 当 Eesschema 和 Pcbnew 都在运行 控制点 Eesschema 中的元件或引脚是否会使 Pcbnew 在相的封装或上居中。

放以适合交叉探 控制是否放以示交叉探 封装或

高亮示交叉探网 控制当在两个工具中激活高亮示工具 是否在 Pcbnew 中高亮示 Eesschema 中高亮示的网



翻路板目 L/R：控制在和底之移路板目翻的方向。中目从左向右翻(垂直)；取消中目从上向下翻(水平)。

旋命令的步 控制每次使用旋命令定象将旋多

允许自由控制封装是否可以解绑并与封装分开或移动

吸附点：此部分控制对象捕捉，也称吸附点。启用对象捕捉先于网格捕捉。对象捕捉适用于活动上的对象。按住 **Shift** 可关闭对象捕捉。

捕捉中心：控制光标如何捕捉原点。

捕捉到布：控制光标如何捕捉到布端点。

圆形：控制光标如何圆形形状点。

始终显示：启用后，即使全局被隐藏，固定封装外形的也将始终显示。

用曲线显示控制：是直线控制是曲线控制。

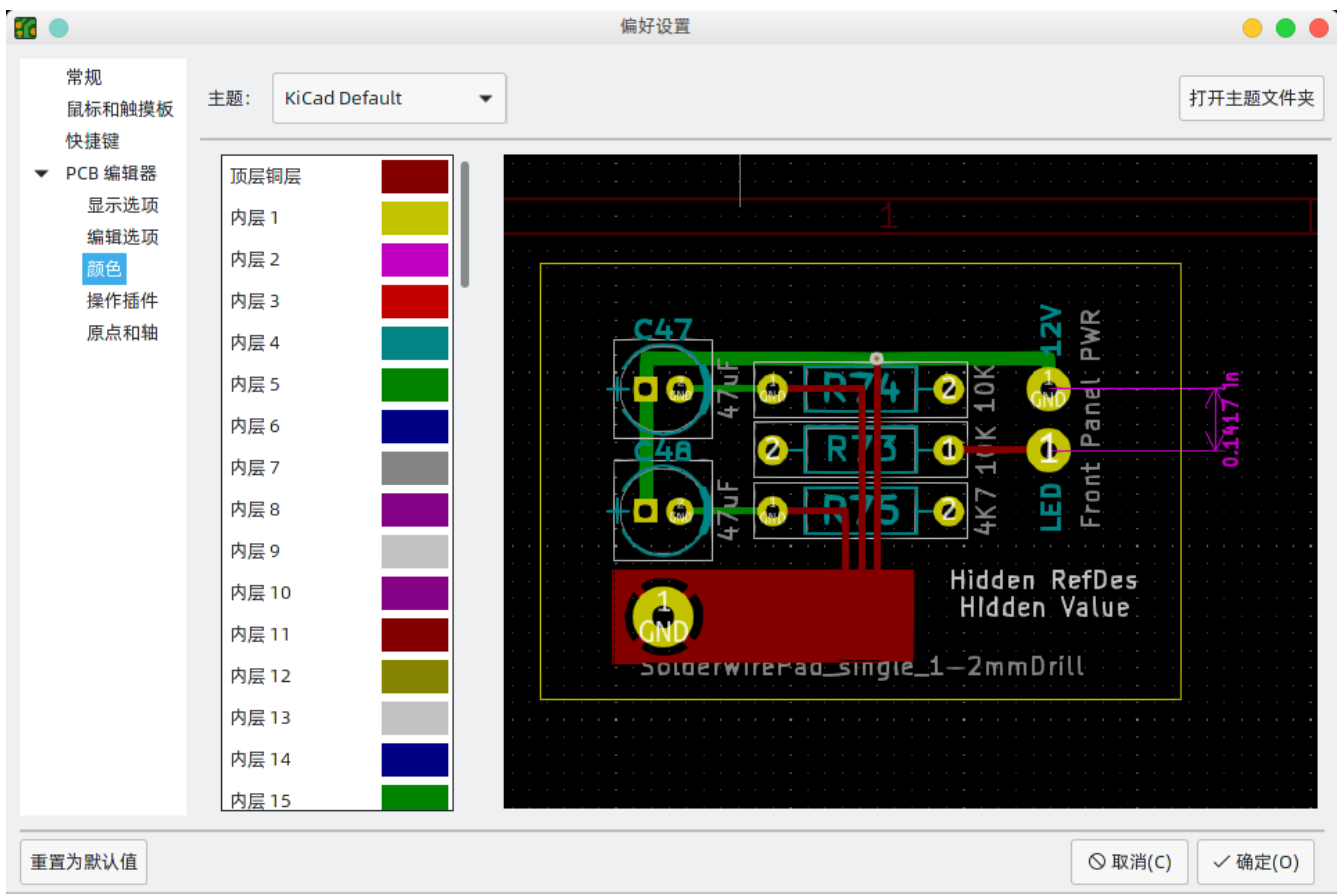
鼠标拖布行：控制使用鼠标拖布段将生成的操作："移动" 将独立于任何其他布段移动布 "拖(45 度模式)" 将用推式布器拖布遵守计划并保持其他布段的连接。"拖(自由角度)" 将移动布段最近的角点，高亮显示与其他对象的碰撞，但不会将其移开。

将条形限制 H、V 和 45 度：控制使用条形制工具制的布是否可以采用任何角度。注意，影响制新的布可以布以采用任何角度。

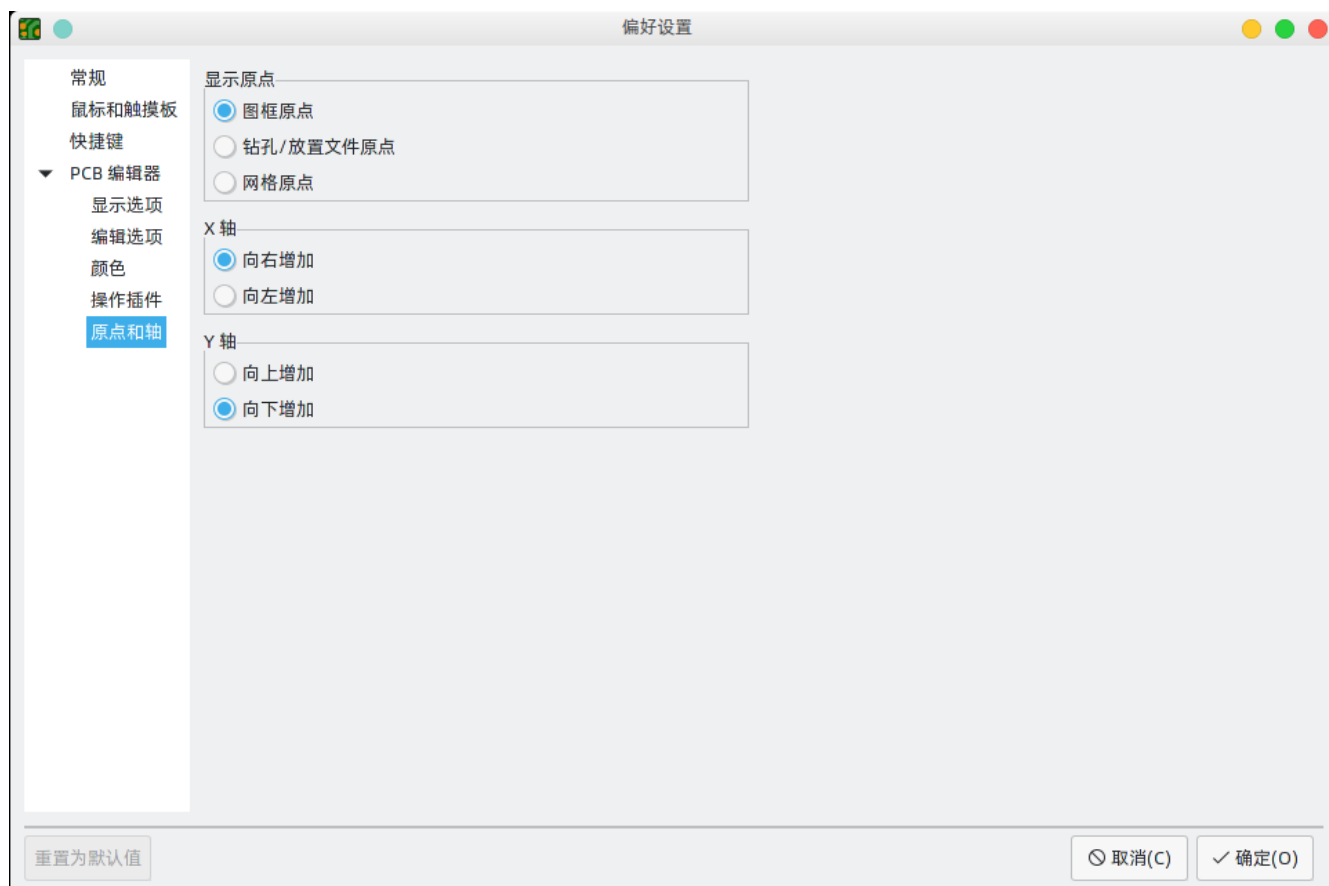
显示面限制：控制面界面是否限制矩形。

覆盖属性后重新填充覆盖框：控制任何覆盖的属性后是否自重新填充覆盖 可以在复杂的计划或速度慢的计算机上禁用此功能，以提高响应速度。

颜色



原点和轴



显示原点： 决定在画布中坐示使用哪个坐原点。面原点固定在面的角落。用可以移取/放置文件原点和格原点。

X 控制 X 坐是向右是向左增加。

Y 控制 Y 坐是向上是向下增加。

自定义计

KiCad 的自定义计系允建比路板的置框的构造面中提供的通用更具体的计自定义计有很多用，但通常它用于将某些用于路板的一部分，例如特定的网或网特定的区域或特定的封装。

自定义计存一个展名 `kicad_dra` 的独文件中。当您开始向目添加自定义会自建此文件。如果您在目中使用自定义在份或提交到版本控制系确保将 `kicad_dra` 文件与 `kicad_pcb` 和 `kicad_pro` 文件一起保存。

NOTE

`kicad_dra` 文件由 KiCad 自管理，不使用外部文本器行 始使用路板的置框的自定义面自定义计

自定义器

自定义器位于路板的置框中，它提供了一个用于入自定义的文本器，一个法器将你的自定义并指出任何有一个法帮助框，其中包含了自定义言的快速参考和一些示例。

最好在自定义后使用 **法** 按钮以确保没有法自定义中的任何都将阻止计器运行。

自定义规则法

自定义规则语言基于 s 表达式，允许您构建使用内置约束无法实现的设计约束。每条规则通常包含一个定义匹配哪些对象的**条件**，以及一个定义要用于匹配对象的**约束**。

语言使用括号 ((和)) 来定义相关规则和子句。括号必须始终匹配：对于每个 (必须有匹配的) 。在子句中，规则和子句用空格分隔。按照惯例，使用一个空格，但是可以在规则子句中使用任意数量的空格字符。在文本字符串有效的地方，没有任何空格的字符串可以用 " 或 ' 引起来，也可以不加引号。包含空格的字符串必须始终用引号引起来。在需要嵌套引号的地方，可以使用 " 作外引号字符，使用 ' 作内引号字符 (反之亦然)，从而避免嵌套。换行符不是必需的，但清楚起见通常在示例中使用。

在下面的规则描述中，< 尖括号 > 中的表示必须存在的规则 [方括号] 中的表示可有或没有需要的规则

自定义规则文件必须以定义规则语言的版本开始。从 KiCad 6.0 开始，版本是 1 。版本的写法是 (version<number>)。因此，在 KiCad 6.0 中，规则是规则的：

```
(version 1)
```

在版本规则之后，您可以输入任意数量的规则以相反的顺序计算，这意味着首先规则文件中的最后一个规则一旦找到正在匹配的规则集合对象的匹配规则将不再匹配其他规则上，这意味着更具体的规则在文件的后面，以便在评估更一般的规则之前其行评估。

例如，如果您构建一条规则来限制网 HV 中的布与任何其他网中的布之间的最小间距，以及第二条规则来限制特定区域内所有对象的最小间距，确保第一条规则在自定义规则文件中的输出比第二条规则晚，否则如果 HV 网中的布落在区域内，可能会有间距。

每条规则必须有一个名称和一个或多个 约束 (constraint) 子句。名称可以是任何字符串，用于在 DRC 报告中引用规则 约束 (constraint) 定义了规则的行规则可以有 一个 条件 (condition) 子句，决定哪些对象用规则以及一个可选项 (layer) 子句，指定规则适用于哪些板

```
(rule <name>
  [(layer <layer_name>)]
  [(condition <expression>)]
  (constraint <constraint_type> [constraint_arguments]))
```

定制规则文件可以包括描述规则的注释由任何以 # 字符开头的行表示 (不包括空格)。

```
# Clearance for 400V nets to anything else
# 400V 网与任何其他网之间的间距
(rule HV
  (condition "A.NetClass == 'HV'")
  (constraint clearance (min 1.5mm))))
```

子句

(layer) 子句确定规则将哪些层起作用。虽然对象可以在下面介绍的 约束 (constraint) 子句中执行但是使用 (layer) 子句效率更高。

`layer` 子句的可以是任何层板名，也可以是与底 (F.Cu 和 B.Cu) 匹配的快捷方式 外 (outer)，以及
与任何内部匹配的快捷方式 内 (inner)。

如果省略 `layer` 子句，规则将适用于所有层

下面是一些示例：

```
# Do not allow footprints on back layer (no condition clause means this rule always
applies)
# 不允许在底板上留下封装（无条件子句表示此规则始终适用）
(rule "Top side footprints only"
  (layer B.Cu)
  (constraint disallow footprint))

# This rule does the same thing, but is less efficient
# 此规则执行相同的操作，但效率较低
(rule "Top side footprints only"
  (condition "A.Layer == 'B.Cu'")
  (constraint disallow footprint))

# Larger clearance on outer layers (inner layer clearance set by board minimum clearance)
# 外层间隙大（内层间隙由板最小间隙设置）
(rule "clearance_outer"
  (layer outer)
  (constraint clearance (min 0.25mm)))
```

条件子句

条件 是一个包含在文本字符串中的表达式（因此通常用引号包围以便允许留出空白，使之更清晰）。表达式是设计规则检查器正在检查的每一对象进行评估的。例如，当检查对象之间的间隙时，每个网上的每个对象（布段、通孔等）都要与其他网上的其他对象进行比较。如果存在一个自定义规则其表达式与两个指定的对象相匹配，并且约束条件定义了所需的间隙，那么该自定义规则可以用来确定两个对象之间所需的间隙。

被检查对象在表达式中称为 A 和 B 两个对象的顺序并不重要，因为设计规则检查器将考虑两种可能的顺序。例如，您可以写一条规则假设 A 是布 B 是孔。有一些表达式函数可以同时检查两个对象；有些表达式函数使用 AB 作对象名。

条件中的表达式必须解析为布尔 (真 (true 或 false))。如果表达式解析为 true 则表示用于指定的对象。

每个被检查对象都有可以比较的 **属性**，以及可以执行特定操作的 **函数**。属性和函数的使用语法分为 `<object>.<property>` 和 `<object>.<function>([arguments])` 注意：`<对象>.<属性>` 和 `<对象>.<函数>([参数])`。

NOTE

当您在文本检查器 (A.、B. 或 AB.) 中输入 `<对象 (object)>`，将输出一个自动完成列表。将打开包含所有可使用的对象属性的。

使用 **布运算符** 比较对象属性和函数，得到布尔表达式。布运算符基于 C/C++ 语法，并支持以下运算符：

| | |
|-------|----------|
| == | 等于 |
| != | 不等于 |
| >, >= | 大于、大于或等于 |
| <, <= | 小于、小于或等于 |
| && | 和 |
| | 或 |

例如，`A.NetClass == 'HV'` 将适用于任何属于 "HV" 网的对象，`A.NetClass != B.NetClass` 将适用于任何属于不同网的对象。括号可以用来澄清复合表达式中的操作顺序，但并不是必需的。

有些属性表示物理量，比如尺寸、角度、长度、位置等等。在某些属性上，单位可以在自定义语言中使用，以指定使用什么单位。如果没有使用单位后属性的内部表示将被使用（距离以米，大多数角度以度）。支持以下后

| | |
|---------|---------------|
| mm | 毫米 |
| mil, th | 千分之一英寸 (mils) |
| in, " | 英寸 |
| deg | 度 |
| rad | 弧度 |

NOTE | 自定义设计中使用的单位独立于 PCB 器件中的指示单位。

约束

约束的子句定义了要在条件匹配的对象上的行。每个约束子句都有一个约束类型和一个或多个位置约束行的参数。一个约束可以有多个子句，以便符合相同条件的对象设置多个约束（如间隙 (clearance)、布宽度 (trace_width)）。

许多约束条件的参数指定了一个物理量或数量。有些约束条件支持最小、最优和最大值（写为 "min/opt/max"）。最小和最大用于设计规则如果值小于约束条件中的最小或大于最大值将生成一个 DRC 错误。最优用于某些约束，并通知 KiCad 默认使用的 "最优"。例如，最优的 `diff_pair_gap` 是由布器件在放置新的差分对使用的。如果后来修改了差分对使得差分对之间的间隙与最佳不同，只要间隙在最小和最大之间（如果某些被指定），就不会生成错误。在所有接受最小/最大/最优的情况下，可以指定任何或全部的最小、最优和最大值。

最小/最优/最大值被指定为 `(min<value>)`，`(opt<value>)`，和 `(max<value>)`。例如，布宽度约束可以写成 `(constraint track_width (min 0.5mm) (opt 0.5mm) (max 1.0mm))`，如果只约束最小值，可以写成 `(constraint track_width (min 0.5mm))`。

| 约束类型 | 参数类型 | 描述 |
|---------------|-------------|--------|
| annular_width | min/opt/max | 通孔的厚度。 |

| 约束型 | 参数型 | 描述 |
|---------------------|---|---|
| clearance | min | <p>不同网之间的对象之间的间隙。KiCad 的设计规则目前不允许在同一网上的对象之间限制间隙</p> <p>要允许对象重叠(碰撞)则建立 min 小于零(例如 -1)的 clearance 约束。</p> |
| courtyard_clearance | min | <p>封装和外框之间的间距，如果有任何两个外框形状比 min 距离更近，则会生成错误。如果封装没有外框形状，则此约束不会生成错误</p> |
| diff_pair_gap | min/opt/max | <p>差分线中耦合布线之间的间隙。耦合布线是彼此平行的区段。不会在差分线的未耦合部分(例如，元件的扇出)上设置差分间隙。</p> |
| diff_pair_uncoupled | max | <p>差分布线从其中的另一个极性布线解耦的距离(例如，从一个元件散开，或解耦以另一个对象(如孔))。</p> |
| disallow | 布线 track 孔 via 微孔 micro_via 埋孔 buried_via 焊盘 pad 敷铜 zone 文本 text 图形 graphic 通孔 hole 封装 footprint | <p>指定一个或多个不允许的对象类型，用空格分隔。例如，(constraint disallow track 约束不允许布线) 或 (constraint disallow track via pad 约束不允许 布线 孔 焊盘)。如果此类型的对象与条件匹配，则会建立 DRC 错误。此约束上与禁止区域相同，但可用于建立更具体的禁止限制。</p> |
| edge_clearance | min/opt/max | <p>Edge.Cuts 上的对象和图形项目之间的间距(铜箔板轮廓，以及在板上定义的任何铜箔板切割或插槽)。</p> |
| length | min/max | <p>符合条件的网线的布线长度，并小于约束的 min (如果指定) 或大于约束的 max (如果指定) 的每个网线生成错误</p> |
| hole | min/max | <p>圆形或孔中孔的大小(直径)。对于圆形通孔，小的(小)直径将参照 min (如果指定) 行圆形大的(大)直径将参照 max (如果指定) 行</p> |
| hole_clearance | min | <p>圆形或孔中的孔与不同网之间的对象之间的间隙。间隙是从孔的直径量度的，而不是从孔的中心量度的。</p> |
| hole_to_hole | min | <p>圆形和通孔中机械孔之间的间隙。间隙是在孔的直径之量度的，而不是在它中心的中心之量度的。HDI 孔(微孔、盲孔和埋孔)不受此约束的错误</p> |
| silk_clearance | min/opt/max | <p>丝网网上的对象与其他对象之间的间隙。</p> |
| skew | max | <p>符合条件的网线的偏差，即每个网线的长度与匹配的每个网线的所有长度的平均值的差。如果平均值与任何一个网线的长度之差的差高于约束 max 则会生成一个错误</p> |
| track_width | min/opt/max | <p>布线和弧段的宽度。宽度小于 min (如果指定) 或大于 max (如果指定) 的每个段都会生成错误</p> |

| 束型 | 参数型 | 描述 |
|-----------|-----|---------------------------------------|
| via_count | max | 计与条件匹配的每个网上的孔数量。如果数字超任何匹配网上的束 max 网将生 |

象属性和函数参考

可以在自定义表达式中以下属性：

常属性

些属性适用于所有 PCB 象。

| 属性 | 数据类型 | 描述 |
|------------|-----------|--|
| Layer | string | 象所在的板于存在于多个上的象， 属性将返回第一 (例如， 于大多数通孔/通孔， 返回 F.Cu)。 |
| Locked | boolean | 如果象已定， True。 |
| Parent | string | 返回此象的父象的唯一符。 |
| Position_X | dimension | 象原点在 X 上的位置。注意， 象的原点并不是与象界框的中心相同。例如， 封装的原点是封装器中封装的 (0, 0) 坐的位置， 但是封装的计可能使此位置不在外框形状的中心。 |
| Position_Y | dimension | 象原点在 Y 上的位置。注意， KiCad 始在内部使用从屏幕部到底部增的 Y 坐 即使您已将置配置示从底部到部增的 Y 坐 |
| Type | string | "封装 (Footprint)", " (Pad)", "形形状 (Graphic Shape)", "路板文本 (Board Text)", "封装文本 (Footprint Text)", "敷 (Zone)", "布 (Track)", "孔 (Via)", "敷 (Zone)", 或 "合 (Group)" 之一。 |

接的象属性

些属性适用于可以分配网的象 (孔、覆布)

| 属性 | 数据类型 | 描述 |
|----------|---------|--|
| Net | integer | 象的网 注意， 不能依网来保持不如果您需要在中引用特定的网使用 <code>`NetName`</code> 。 <code>Net</code> 可以用来比两个性能更好的象的网 例如 <code>A.Net == B.Net</code> 比 <code>A.NetName == B.NetName</code> 快。 |
| NetClass | string | 象的网的名称。 |
| NetName | string | 象的网名称。 |

封装属性

| 属性 | 数据类型 | 描述 |
|-----------------------------------|-----------|--------------------|
| Clearance_Override | dimension | 封装位置的间隙覆盖。 |
| Orientation | double | 封装的方向 (旋向) (单位：度)。 |
| Reference | string | 封装的位号。 |
| Solderpaste_Margin_Override | dimension | 封装位置的膏余量覆盖。 |
| Solderpaste_Margin_Ratio_Override | dimension | 封装位置的膏余量比率覆盖。 |
| Thermal_Relief_Gap | dimension | 封装位置的散热间隙。 |
| Thermal_Relief_Width | dimension | 封装位置的散热接合度。 |
| Value | string | 封装的 "V" 字段的内容。 |

属性

| 属性 | 数据类型 | 描述 |
|-----------------------------------|-----------|---|
| Clearance_Override | dimension | 设置的间隙覆盖。 |
| Fabrication_Property | string | "无"、"BGA 点"、"基准, 全局到电路板"、"基准, 本地到封装"、"点阵"、"散片"、"蜂状" 之一。 |
| Hole_Size_X | dimension | 在 X 上的通孔/槽的大小。 |
| Hole_Size_Y | dimension | 在 Y 上的通孔/槽的大小。 |
| Orientation | double | 的方向 (旋转) (单位: 度)。 |
| Pad_Number | string | 的"号", 可以是字符串 (例如, BGA 中的 "A1")。 |
| Pad_To_Die_Length | dimension | 的"到芯片度" 属性的它是在计算网添加到网的附加度。 |
| Pad_Type | string | "通孔"、"片"、"板连接器" 或 "非通孔, 机械" 之一。 |
| Pin_Name | string | 的名称 (通常是原理图中相接点的名称)。 |
| Pin_Type | string | 的气型 (通常取自原理图中相的引脚)。"入"、"出"、"双向"、"三"、"无源"、"自由"、"未指定"、"源入"、"源出"、"集电极开路"、"射器开路" 或 "未接" 之一。 |
| Round_Radius_Ratio | double | 于形矩形半径与矩形大小的比率。 |
| Shape | string | "形"、"矩形"、"形"、"梯形"、"角矩形"、"倒角矩形" 或 "自定义" 之一。 |
| Size_X | dimension | 在 X 上的大小。 |
| Size_Y | dimension | 在 Y 上的大小。 |
| Soldermask_Margin_Override | dimension | 设置的阻距覆盖。 |
| Solderpaste_Margin_Override | dimension | 设置的膏距覆盖。 |
| Solderpaste_Margin_Ratio_Override | dimension | 设置的膏距比率覆盖。 |
| Thermal_Relief_Gap | dimension | 设置的散隙。 |
| Thermal_Relief_Width | dimension | 设置的散接度。 |

布孔和孔弧属性

| 属性 | 数据类型 | 描述 |
|----------|-----------|-----------|
| Origin_X | dimension | 起点的 X 坐标 |
| Origin_Y | dimension | 起点的 Y 坐标 |
| End_X | dimension | 终点的 X 坐标 |
| End_Y | dimension | 终点的 Y 坐标 |
| Width | dimension | 布孔或孔弧的宽度。 |

孔属性

| 属性 | 数据类型 | 描述 |
|--------------|-----------|-------------------------|
| Diameter | dimension | 孔的直径。 |
| Drill | dimension | 孔成品通孔的直径。 |
| Layer_Bottom | string | 孔中的最后一层 |
| Layer_Top | string | 孔中的第一层 |
| Via_Type | string | "通孔"、"盲孔/埋孔" 或 "微孔" 之一。 |

覆孔和孔区域属性

这些属性适用于孔区和非孔区，以及孔区（以前称禁止布孔区）。

| 属性 | 数据类型 | 描述 |
|----------------------|-----------|---------------------------------|
| Clearance_Override | dimension | 覆孔位置的间隙覆盖。 |
| Min_Width | dimension | 覆孔中允许的填充区域的最小宽度。 |
| Name | string | 用指定的名称（默认情况下为空）。 |
| Pad_Connections | string | "继承"、"无"、"所有散孔"、"同心"、"不通的散孔" 之一 |
| Priority | int | 覆孔的优先级 |
| Thermal_Relief_Gap | dimension | 覆孔位置的散孔间隙。 |
| Thermal_Relief_Width | dimension | 覆孔位置的散孔接宽度。 |

孔形状属性

这些属性适用于孔形孔弧、孔矩形和多孔形。

| 属性 | 数据类型 | 描述 |
|-----------|-----------|-----------|
| End_X | dimension | □点的 X 坐□□ |
| End_Y | dimension | □点的 Y 坐□□ |
| Thickness | dimension | 形状画笔的粗□□ |

文本属性

□些属性适用于文本□象（封装字段、自由文本□□等）。

| 属性 | 数据类型 | 描述 |
|--------------------------|-----------|--|
| Bold | boolean | 如果文本□粗体，□□ true。 |
| Height | dimension | 字体中字符的高度。 |
| Horizontal_Justification | string | 水平文本□□ (□□)："向左□□"、"居中□□" 或 "向右□□" 之一。 |
| Italic | boolean | 如果文本□斜体，□□ true。 |
| Mirrored | boolean | 如果文本□□像，□□ true。 |
| Text | string | 文本□象的内容。 |
| Thickness | dimension | 字体笔划的粗□□ |
| Width | dimension | 字体中字符的□度。 |
| Vertical_Justification | string | 垂直文本□□方式："向上□□"、"居中□□" 或 "向下□□" 之一。 |
| Visible | boolean | 如果文本□象可□ (□示)□□□ true。 |

表达式函数

可以□自定义□□表达式中的□象□用以下函数：

| Function | Objects | Description |
|--|---------|---|
| <code>existsOnLayer('layer_id')</code> | A or B | Returns true if the object exists on the given board layer. <code>layer_id</code> is a string containing the name of a board layer. |
| <code>fromTo('x', 'y')</code> | A or B | Returns true if the object exists on the copper path between the given pads. <code>x</code> and <code>y</code> are the full names of pads in the design, such as <code>'R1-Pad1'</code> . |
| <code>inDiffPair('x')</code> | A or B | Returns true if the object is part of a differential pair and the base name of the pair matches the given argument <code>x</code> . For example, <code>inDiffPair('/USB_')</code> or <code>inDiffPair('/USB')</code> return <code>true</code> for objects in the nets <code>/USB_P</code> and <code>/USB_N</code> . The <code>*</code> can be used as a wildcard, so <code>inDiffPair('/USB*')</code> matches <code>/USB1_P</code> and <code>/USB1_N</code> . Note this will always return false if the given net is not a diff pair, meaning that there isn't a matching net of the opposite polarity. So, on a board with a net named <code>/USB_P</code> but no net named <code>/USB_N</code> , this function returns false. |
| <code>insideArea('x')</code> | A or B | Returns true if any part of the object is inside the named rule area or zone. Rule area and zone names can be set in their respective properties dialogs. If the given area is a filled copper zone, the function tests if the given object is inside any of the filled copper regions of the zone, not if the object is inside the zone's outline. |
| <code>insideCourtyard('x')</code> <code>insideFrontCourtyard('x')</code> <code>insideBackCourtyard('x')</code> | A or B | Returns true if the any part of the object is inside the courtyard of the given footprint reference. The first variant checks both the front or back courtyard and returns true if the object is inside either one; the second and third variants check a specific courtyard. The <code>*</code> wildcard can be used in the reference: <code>insideCourtyard('R*')</code> would check all footprints with references that start with <code>R</code> . |
| <code>isBlindBuriedVia()</code> | A or B | Returns true if the object is a blind/buried via. |
| <code>isCoupledDiffPair()</code> | AB | Returns true if the two objects being tested are part of the same differential pair but are opposite polarities. For example, returns true if <code>A</code> is in net <code>/USB+</code> and <code>B</code> is in net <code>/USB-</code> . |
| <code>isMicroVia()</code> | A or B | Returns true if the object is a microvia. |
| <code>isPlated()</code> | A or B | Returns true if the object is a plated hole (in a pad or via). |
| <code>memberOf('x')</code> | A or B | Returns true if the object is a member of the named group <code>x</code> . |

自定义规则示例

```
(rule RF_width
  (layer outer)
  (condition "A.NetClass == 'RF'")
  (constraint track_width (min 0.35mm) (max 0.35mm)))

(rule "BGA neckdown"
  (constraint track_width (min 0.2mm) (opt 0.25mm))
  (constraint clearance (min 0.05mm) (opt 0.08mm))
  (condition "A.insideCourtyard('U3')"))

(rule "Distance between Vias of Different Nets"
  (constraint hole_to_hole (min 0.25mm))
  (condition "A.Type == 'Via' && B.Type == 'Via' && A.Net != B.Net"))

(rule "Distance between test points"
  (constraint courtyard_clearance (min 1.5mm))
  (condition "A.Reference == 'TP*' && B.Reference == 'TP*'))

# This assumes that there is a cutout with 1mm thick lines
# 假设有一个有 1mm 粗的打断
(rule "Clearance to cutout"
  (constraint clearance (min 0.8mm))
  (condition "A.Layer=='Edge.Cuts' && A.Thickness == 1.0mm"))

(rule "Max Drill Hole Size Mechanical"
  (constraint hole (max 6.3mm))
  (condition "A.Pad_Type == 'NPTH, mechanical'"))

(rule "Max Drill Hole Size PTH"
  (constraint hole (max 6.35mm))
  (condition "A.Pad_Type == 'Through-hole'"))

# Specify an optimal gap for a particular differential pair
(rule "Clock gap"
  (condition "A.inDiffPair('/CLK')")
  (constraint diff_pair_gap (opt 0.8mm)))

# Specify a larger clearance between differential pairs and anything else
# 指定差分对之间的大间隙和任何其他间隙
(rule "Differential pair clearance"
  (condition "A.inDiffPair('*') && !AB.isCoupledDiffPair()")
  (constraint clearance (min 1.5mm)))
```

脚本

脚本允许您使用 **Python** 语言自行 KiCad 中的任何功能可以通过 Python "操作插件" 向 KiCad 添加功能，一些插件可以添加到内部工具也可以编写与 KiCad 文件交互的独立脚本，例如，从 PCB 文件自动生成制造输出。

本手册涵盖了一般脚本编写概念。希望编写或修改脚本的用户可以使用 <https://docs.kicad.org/doxygen-python/namespaces.html> 上的 Doxygen 文档。

KiCad 6 或更新版本需要 Python 3 来支持脚本。Python 2 已不再被支持。

Python 脚本位置

PCB 编辑器的插件脚本可以通过插件和内容管理器 (PCM) 自动安装，也可以通过手动将插件复制到一个文件中。每个插件都应在 `plugins` 文件内有自己的文件，`plugins` 文件的位置默认

| 平台 | 路径 |
|---------|---|
| Linux | <code>~/.local/share/kicad/6.0/scripting/plugins</code> |
| macOS | <code>~/Documents/KiCad/6.0/scripting/plugins</code> |
| Windows | <code>%HOME%\Documents\KiCad\6.0\scripting\plugins</code> |

操作插件


NOTE | TODO: 编写本部分 (如何安装新的操作插件)

封装向

封装向是可以从封装器中的 Python 脚本的集合。如果您用封装框，则提供一个固定的向向允许您看渲染的封装，并且您可以一些参数。

如果插件未正确分配到您的系统包，您可以在 KiCad 源代码中的链接中找到最新版本：
[https://gitlab.com/kicad/code/kicad/tree/master/pcbnew/python/plugins\[gitlab\]](https://gitlab.com/kicad/code/kicad/tree/master/pcbnew/python/plugins[gitlab])。

使用脚本控制台

Pcbnew 附有一个内置的 Python 控制台，可用于编辑 PCB 板并与其交互。要启动控制台，使用工具中的  Pcbnew Python API 不会自动加载，需要在控制台输入 `import pcbnew` 即可加载。然后，命令 `pcbnew.GetBoard()` 将返回 Pcbnew 中当前加载的 PCB 板的引用，可以通过控制台查看和修改 PCB 板。

NOTE | TODO: 其他有用的 PyAlaMode 函数

编写外部脚本

NOTE | TODO: 写下

编写操作插件

NOTE | TODO: 写下

操作参考

下面是 Pcbnew 中每个可用 **操作** 的列表：一个可以分配命令的命令。KiCad 手册中列出了在所有 KiCad 应用程序之共享的快捷此不包括些快捷

